

Документ подписан простой электронной подписью  
Информация о владельце:  
ФИО: Галунин Сергей Александрович  
Должность: проректор по учебной работе  
Дата подписания: 18.08.2023 13:10:29  
Уникальный программный ключ:  
08ef34338325bdb0ac5a47baa5472ce36cc3fc3b

Приложение к ОПОП  
«Радиосистемы и комплексы  
управления»



**СПбГЭТУ «ЛЭТИ»**  
ПЕРВЫЙ ЭЛЕКТРОТЕХНИЧЕСКИЙ

МИНОБРНАУКИ РОССИИ

федеральное государственное автономное образовательное учреждение высшего образования  
**«Санкт-Петербургский государственный электротехнический университет  
«ЛЭТИ» им. В.И.Ульянова (Ленина)»**  
**(СПбГЭТУ «ЛЭТИ»)**

---

## **РАБОЧАЯ ПРОГРАММА**

**ДИСЦИПЛИНЫ**

**«СОВРЕМЕННОЕ ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ УСТРОЙСТВ»**

для подготовки специалистов

по направлению

11.05.01 «Радиоэлектронные системы и комплексы»

по специализации

**«Радиосистемы и комплексы управления»**

Санкт-Петербург

2023

## ЛИСТ СОГЛАСОВАНИЯ

Разработчики:

доцент, к.т.н. доцент Д.В. Гайворонский

Рабочая программа рассмотрена и одобрена на заседании кафедры РС  
10.03.2021, протокол № 2

Рабочая программа рассмотрена и одобрена учебно-методической комиссией  
ФРТ, 20.04.2021, протокол № 2

Согласовано в ИС ИОТ

Начальник ОМОЛА Загороднюк О.В.

## 1 СТРУКТУРА ДИСЦИПЛИНЫ

Обеспечивающий факультет	ФРТ
Обеспечивающая кафедра	РС
Общая трудоемкость (ЗЕТ)	5
Курс	4
Семестр	8
<b>Виды занятий</b>	
Лекции (академ. часов)	51
Практические занятия (академ. часов)	17
Иная контактная работа (академ. часов)	1
Все контактные часы (академ. часов)	69
Самостоятельная работа, включая часы на контроль (академ. часов)	111
Всего (академ. часов)	180
<b>Вид промежуточной аттестации</b>	
Дифф. зачет (курс)	4

## **2 АННОТАЦИЯ ДИСЦИПЛИНЫ**

### **«СОВРЕМЕННОЕ ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ УСТРОЙСТВ»**

В курсе рассматриваются базовые принципы построения и функционирования современных ПЛИС, а также алгоритмы синтеза схем в пакете Quartus II. С помощью возможностей графического редактора проводится анализ схем FIFO, двухпортового ОЗУ, схемы обнаружения и исправления ошибок в последовательных каналах связи, структуры генератора m-последовательности, принципов организации схем цифровых фильтров. Отдельное внимание уделено языку описания ПЛИС Verilog, в котором моделируются как простые логические схемы, так и сложные блоки ЦОС.

### **SUBJECT SUMMARY**

#### **«MODERN DESIGN TECHNIQUES OF DIGITAL DEVICES»**

The course covers the basic principles of construction and operation of modern FPGA and schemes of synthesis algorithms in the package Quartus II. Using the graphical editor features is conducted FIFO circuits analysis, dual-port RAM, the Detect and correct errors circuits in serial communication channels, the structure of the generator m-sequence, the organization principles of digital filter circuits. FPGA Verilog language was given, it has been used for simple logical and complex DSP blocks schemes.

## **3 ОБЩИЕ ПОЛОЖЕНИЯ**

### **3.1 Цели и задачи дисциплины**

1. Цель дисциплины -изучение современных методов проектирования цифровых устройств на ПЛИС, а также получение навыков работы с методикой проектирования систем на кристалле.

2. Задачи дисциплины:

Изучение методов проектирования СБИС на ПЛИС.

Освоение методов компьютерного проектирования цифровых схем с использованием ПЛИС.

Формирование навыков проектирования цифровых устройств в соответствии с техническим заданием с использованием отладочных средств САПР

3. Знание подходов к решению задачи проектирования системы на кристалле.

4. Освоение современных методов компьютерного проектирования цифровых систем с использованием элементов программируемой логики, а также умения работать с отладочными средствами САПР.

5. Формирование навыков проектирования по техническому заданию ПЛИС на современных СБИС и составлять программы на языке Verilog

### **3.2 Место дисциплины в структуре ОПОП**

Дисциплина изучается на основе ранее освоенных дисциплин учебного плана:

1. «Информационные технологии»

2. «Схемотехника цифровых устройств»

и обеспечивает изучение последующих дисциплин:

1. «Радиоэлектронные системы и комплексы»

### 3.3 Перечень планируемых результатов обучения по дисциплине, соотнесенных с планируемыми результатами освоения образовательной программы

В результате освоения образовательной программы обучающийся должен достичь следующие результаты обучения по дисциплине:

<b>Код компетенции/индикатора компетенции</b>	<b>Наименование компетенции/индикатора компетенции</b>
ПК-2	Способен разрабатывать структурные и функциональные схемы радиоэлектронных систем и комплексов, а также принципиальные схемы радиоэлектронных устройств с применением современных САПР и пакетов прикладных программ
<i>ПК-2.1</i>	<i>Знает принципы проектирования радиоэлектронных систем и комплексов</i>
<i>ПК-2.2</i>	<i>Умеет проводить расчеты характеристик радиоэлектронных устройств, радиоэлектронных систем и комплексов</i>
<i>ПК-2.3</i>	<i>Владеет навыками разработки принципиальных схем РЭУ с применением современных САПР и пакетов прикладных программ</i>
ПК-4	Способен разрабатывать цифровые радиотехнические устройства на современной цифровой элементной базе с использованием современных пакетов прикладных программ
<i>ПК-4.1</i>	<i>Знает современный уровень микропроцессоров, микропроцессорных систем, программируемых логических интегральных схем и автоматизированных средств для разработки изделий на их основе</i>
<i>ПК-4.2</i>	<i>Умеет выбирать элементную базу для цифровых радиотехнических устройств</i>
<i>ПК-4.3</i>	<i>Владеет современными средствами разработки цифровых радиотехнических устройств</i>

### 3.4 Паспорт модуля

Дисциплина является частью модуля “Дисциплины специализации”. Модуль состоит из:

<b>Код</b>	<b>Дисциплина</b>	<b>Тип</b>	<b>ЗЕТ</b>
1	Оптимизация и обработка сигналов	Дисциплина	5
2	Современное проектирование цифровых устройств	Дисциплина	5
3	Автоматизированные радиоизмерительные комплексы	Дисциплина	5
4	Нейронные сети и нейродинамические системы	Дисциплина	4
5	Основы теории радиосистем и комплексов управления	Дисциплина	4

<b>Код</b>	<b>Дисциплина</b>	<b>Тип</b>	<b>ЗЕТ</b>
6	Морская радиолокация	Дисциплина	5
7	Испытания и моделирование радиотехнических систем и комплексов	Дисциплина	4
8	Прикладная статистическая радиофизика	Дисциплина	4

По каждой дисциплине в модуле проводится отдельная промежуточная аттестация, вопросы, примеры оценочных средств к ней и форма промежуточной аттестации указана в рабочей программе соответствующей дисциплины.

## 4 СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

### 4.1 Содержание разделов дисциплины

#### 4.1.1 Наименование тем и часы на все виды нагрузки

№ п/п	Наименование темы дисциплины	Лек, ач	Пр, ач	ИКР, ач	СР, ач
1	Введение	2			
2	Уровни и процесс проектирования БИС	6	3		18
3	ПЛИС фирмы Altera	6	2		18
4	Проектирование цифровых устройств в рамках пакета Quartus II	12	4		21
5	Система временного анализа пакета Quartus II	8	4		18
6	Анализ возможностей интегрированного в пакет компонента MegaWizard	7	2		18
7	Текстовый редактор. Язык Verilog	8	2		18
8	Заключение	2		1	
	Итого, ач	51	17	1	111
	Из них ач на контроль	0	0	0	0
	Общая трудоемкость освоения, ач/зе	180/5			

#### 4.1.2 Содержание

№ п/п	Наименование темы дисциплины	Содержание
1	Введение	Постановка задачи проектирования систем на кристалле
2	Уровни и процесс проектирования БИС	Уровни представления и проектирования БИС. Подходы к разработке БИС. Технологии изготовления БИС: заказные, полузаказные и ПЛИС
3	ПЛИС фирмы Altera	Описание семейств, архитектура и характеристики. (MAX, FLEX, ACEX, APEX, Stratix, Cyclone). Конфигурационные ПЗУ
4	Проектирование цифровых устройств в рамках пакета Quartus II	Процедура создания проекта в рамках пакета Quartus II. Возможности схемного редактора пакета, особенности его использования для создания простейших и иерархических проектов. Настройка режимов работы: компилятора, системы моделирования и временного анализа.

<b>№ п/п</b>	<b>Наименование темы дисциплины</b>	<b>Содержание</b>
5	Система временного анализа пакета Quartus II	Теоретические основы временного анализа. Возможности системы временного анализа, интегрированной в пакет Quartus II. Процедуры поиска и анализа критических путей распространения сигналов, процедуры настройки компилятора для их оптимизации. Пути развития современной микроэлектроники
6	Анализ возможностей интегрированного в пакет компонента MegaWizard	Синтез схем с использованием компонента MegaWizard, настройка параметров элементов пользователя
7	Текстовый редактор. Язык Verilog	Элементы языка, операторы и директивы, синтаксис программ. Условные операторы, машины состояния, макрофункции
8	Заключение	Подведение итогов, обобщение подходов к проектированию систем на кристал-ле

#### **4.2 Перечень лабораторных работ**

Лабораторные работы не предусмотрены.

#### **4.3 Перечень практических занятий**

<b>Наименование практических занятий</b>	<b>Количество ауд. часов</b>
1. Разработка структурной схем системы сбора и анализа данных на ПЛИС	3
2. Разработка функциональной схем системы сбора и анализа данных на ПЛИС	3
3. Разработка электрической принципиальной схем системы сбора и анализа данных на ПЛИС	3
4. Временной анализ схемы при наличии критических состязаний	2
5. Анализ синхронных и асинхронных устройств	3
6. Реализация иерархической структуры проектов на языке Verilog	3
Итого	17

#### **4.4 Курсовое проектирование**

Курсовая работа (проект) не предусмотрены.

#### **4.5 Реферат**

Реферат не предусмотрен.

#### **4.6 Индивидуальное домашнее задание**

Индивидуальное домашнее задание не предусмотрено.

#### **4.7 Доклад**

Доклад не предусмотрен.

#### **4.8 Кейс**

Кейс не предусмотрен.

#### **4.9 Организация и учебно-методическое обеспечение самостоятельной работы**

Изучение дисциплины сопровождается самостоятельной работой студентов с рекомендованными преподавателем литературными источниками и информационными ресурсами сети Интернет.

Планирование времени для изучения дисциплины осуществляется на весь период обучения, предусматривая при этом регулярное повторение пройденного материала. Обучающимся, в рамках внеаудиторной самостоятельной работы, необходимо регулярно дополнять сведениями из литературных источников материал, законспектированный на лекциях. При этом на основе изучения рекомендованной литературы целесообразно составить конспект основных положений, терминов и определений, необходимых для освоения разделов учебной дисциплины.

Особое место уделяется консультированию, как одной из форм обучения и контроля самостоятельной работы. Консультирование предполагает особым

образом организованное взаимодействие между преподавателем и студентами, при этом предполагается, что консультант либо знает готовое решение, которое он может предписать консультируемому, либо он владеет способами деятельности, которые указывают путь решения проблемы.

<b>Текущая СРС</b>	<b>Примерная трудоемкость, ач</b>
Работа с лекционным материалом, с учебной литературой	48
Опережающая самостоятельная работа (изучение нового материала до его изложения на занятиях)	0
Самостоятельное изучение разделов дисциплины	0
Выполнение домашних заданий, домашних контрольных работ	0
Подготовка к лабораторным работам, к практическим и семинарским занятиям	34
Подготовка к контрольным работам, коллоквиумам	24
Выполнение расчетно-графических работ	0
Выполнение курсового проекта или курсовой работы	0
Поиск, изучение и презентация информации по заданной проблеме, анализ научных публикаций по заданной теме	0
Работа над междисциплинарным проектом	0
Анализ данных по заданной теме, выполнение расчетов, составление схем и моделей, на основе собранных данных	0
Подготовка к зачету, дифференцированному зачету, экзамену	5
<b>ИТОГО СРС</b>	<b>111</b>

## 5 Учебно-методическое обеспечение дисциплины

### 5.1 Перечень основной и дополнительной литературы, необходимой для освоения дисциплины

№ п/п	Название, библиографическое описание	К-во экз. в библ.
Основная литература		
1	Гайворонский, Дмитрий Вячеславович. Проектирование цифровых устройств на БИС Altera : учеб. пособие / Д.В. Гайворонский, Т.Я. Новосельцева, 2010. -99, [1] с.	98
2	Системы автоматизированного проектирования фирмы Altera: MAX+plus II и Quartus II : краткое описание и самоучитель / Д. А. Комолов [и др.], 2002. -355 с. -Текст : непосредственный.	11
3	Грушвицкий, Ростислав Игоревич. Проектирование систем на микросхемах программируемой логики : монография / Р.И.Грушвицкий, А.Х.Мурсаев, Е.П.Угрюмов, 2002. -606 с.	50
Дополнительная литература		
1	Пухальский, Геннадий Иванович. Цифровые устройства : учеб. пособие для техн. спец. вузов / Г. И. Пухальский, Т. Я. Новосельцева, 1996. -885 с.	199

### 5.2 Перечень ресурсов информационно-телекоммуникационной сети «Интернет», используемых при освоении дисциплины

№ п/п	Электронный адрес
1	Использование расширенного набора блоков Altera DSP Builder с HDL-кодером <a href="http://code911.top/howto/using-altera-dsp-builder-advanced-blockset-with-hdl-coder">http://code911.top/howto/using-altera-dsp-builder-advanced-blockset-with-hdl-coder</a>

### 5.3 Адрес сайта курса

Адрес сайта курса: <https://vec.etu.ru/moodle/course/view.php?id=14599>

## 6 Критерии оценивания и оценочные материалы

### 6.1 Критерии оценивания

Для дисциплины «Современное проектирование цифровых устройств» формой промежуточной аттестации является дифф. зачет. Оценивание качества освоения дисциплины производится с использованием рейтинговой системы.

#### Дифференцированный зачет

Оценка	Количество баллов	Описание
Неудовлетворительно	0 – 17	теоретическое содержание курса не освоено, необходимые практически навыки и умения не сформированы, выполненные учебные задания содержат грубые ошибки, дополнительная самостоятельная работа над курсом не приведет к существенному повышению качества выполнения учебных заданий
Удовлетворительно	18-20	теоретическое содержание курса освоено частично, но пробелы не носят существенного характера, необходимые практически навыки и умения работы с освоенным материалом в основном сформированы, большинство предусмотренных программой обучения учебных заданий выполнено, некоторые из выполненных заданий содержат ошибки
Хорошо	21-26	теоретическое содержание курса освоено полностью, без пробелов, некоторые практические навыки и умения сформированы недостаточно, все предусмотренные программой обучения учебные задания выполнены, качество выполнения ни одного из них не оценено минимальным числом баллов, некоторые виды заданий выполнены с ошибками
Отлично	27-30	теоретическое содержание курса освоено полностью, без пробелов, необходимые практически навыки и умения сформированы, все предусмотренные программой обучения учебные задания выполнены, качество их выполнения оценено количеством баллов, близким к максимальному

## Особенности допуска

Для допуска к дифференцированному зачету студент должен посетить не менее 80% лекций и практических занятий и написать на положительные оценки 6 контрольных работ. Оценка дифференцированного зачета определяется в соответствии с набранными студентом баллами.

## 6.2 Оценочные материалы для проведения текущего контроля и промежуточной аттестации обучающихся по дисциплине

### Вопросы к дифф.зачету

№ п/п	Описание
1	Уровни представления и проектирования БИС
2	Подходы к разработке БИС.
3	Технологии изготовления БИС: заказные, полузаказные и ПЛИС.
4	Описание семейств, архитектура и характеристики. (MAX,).
5	Описание семейств, архитектура и характеристики. (FLEX).
6	Описание семейств, архитектура и характеристики. (ACEX, APEX).
7	Описание семейств, архитектура и характеристики. (Stratix, Cyclone).
8	Конфигурационные ПЗУ.
9	Процедура создания проекта в рамках пакета Quartus II.
10	Возможности схемного редактора пакета, особенности его использования для создания простейших и иерархических проектов.
11	Теоретические основы временного анализа.
12	Возможности системы временного анализа, интегрированной в пакет Quartus II.
13	Настройка режимов работы компилятора
14	Настройка режимов работы системы моделирования.
15	Настройка режимов работы временного анализа.
16	Процедуры поиска и анализа критических путей распространения сигналов, процедуры настройки компилятора для их оптимизации
17	Пути развития современной микроэлектроники
18	Синтез схем с использованием компонента MegaWizard, настройка параметров элементов
19	Операторы и директивы языка Verilog
20	Макрофункции языка Verilog

## Образцы задач (заданий) для контрольных (проверочных) работ

### Контрольная работы № 1

1. Переведите число из одной системы счисления в другую.
2. Найти МДНФ и МКНФ функции  $f(n)$ , заданной ДВ.
3. Вычислить значение выражения при заданных значениях аргументов

### **Контрольная работы № 2**

По заданным входным сигналам нарисовать осциллограмму на выходе мультиплексора. Схема прилагается

### **Контрольная работы № 3**

**1.а** По словесному описанию процесса, происходящего в схеме, построить временную диаграмму работы устройства. В двухпортовом ОЗУ объемом  $256 \times 8$ , работающем по фронту тактового сигнала, выполнить последовательность операций:

1. последовательно записать данные в ячейки памяти  $M[1]=78$ ,  $M[25]=250$ ,  $M[100]=78$ ;
2. сразу после записи считать содержимое ячеек  $M[100]$  и  $M[1]$ ;
3. в течение одного такта одновременно записать в ячейку  $M[10]$  число 23 и считать содержимое ячейки  $M[25]$ ;
4. спустя один такт после исполнения п.3 считать содержимое ячейки  $M[10]$ .

$clk$  – тактовый сигнал,  $wrena$  – разрешение записи,  $rdena$  – разрешение чтения,  $wradr[7:0]$  –шина адреса записи данных,  $data[7:0]$  –шина данных для записи,  $rdadr[7:0]$  – шина адреса для чтения,  $q[7:0]$  – шина данных для чтения

**1.б** Сколько разрядов будет в шине адреса и данных схемы памяти объемом

**2.** По словесному описанию процесса, происходящего в схеме FIFO объемом  $256 \times 8$  работающем по фронту тактового сигнала, построить временную диаграмму работы устройства.

1. Записать в FIFO последовательность чисел [95, 55, 18, 34, 44]
2. начиная с **четвертого** такта произвести чтение данных из FIFO и полностью считать записанные данные.
3. Переведите число из одной системы счисления в другую.

#### **Контрольная работы № 4**

Исправить ошибки в коде программы и изобразить временные диаграммы работы схемы.

Синтезировать пятиразрядный реверсивный счетчик. В режиме сложения инкремент равен 2, в режиме вычитания – декремент 4.

```
subdesign revers
(
  clk, up, reset, load, en, d[4..0]: input
  q[4..0]: output;
)
variable
count[4..1] : dff;
begin
count[4..0].clrn=!reset;
count[].clk=clk;
if load then
    count[4..0].b=d[];
end if;

if !load & !ena then
```

```

        count[5..1].d=count[4..0].q;
    end if;

    if up & !lod & ena then
        count[4..0].d=count[4..0].q+2;
    end if;

    if !up & !load & ena then
        count[4..0].d=count[4..0].q-4;
    endif;

    q[3..1]=count[4..0].q;
end

```

### Контрольная работы № 5

1. Для фрагмента кода на языке Verilog, нарисовать временную диаграмму, иллюстрирующую все режимы работы устройства

```

module flop (clk, d, clr, q);    input  clk, d, clr;    output q;    reg
q;    always @(negedge clk or posedge clr)    begin    if (clr)    q <=
1'b0;    else    q <= d;    end
endmodule

```

2. Для фрагмента кода на языке Verilog, нарисовать временную диаграмму, иллюстрирующую все режимы работы устройства.

```

module flop (clk, d, set, q);    input  clk, d, set;    output q;    reg
q;    always @(posedge clk)    begin    if (set)    q <= 1'b1;
else    q <= d;    end
endmodule

```

### Контрольная работы № 6

1. Выполнить преобразования числа  $(169)_{10} \text{ ® } (?)_{16} \text{ ® } (?)_2 \text{ ® } (?)_8$ .
2. Дайте определение понятия «вентиль».
3. Дан код на языке Verilog. Без синтеза схемы в САПР Quartus II построить временную диаграмму работы устройства.

```
module simple (A, B, out1, out2, out3);  
input [7:0] A, B;  
output [7:0] out1, out2;  
output out3;  
assign out1 = A & B;  
assign out2 = A + B;  
assign out3 = |A;  
endmodule
```

4. На языке Verilog написать программу работы J-K/R–S-триггера, в котором запись данных происходит по переднему фронту тактового сигнала. Сброс в «0» и установка в «1» происходит асинхронно. Построить временные диаграммы, иллюстрирующие все режимы работы устройства.

5. На языке Verilog написать программу пятиразрядного реверсивного двоичного счетчика. В режиме сложения инкремент равен 2, в режиме вычитания – декремент 3. Построить временные диаграммы, иллюстрирующие все режимы работы устройства.

Весь комплект контрольно-измерительных материалов для проверки сформированности компетенции (индикатора компетенции) размещен в закрытой части по адресу, указанному в п. 5.3

### 6.3 График текущего контроля успеваемости

Неделя	Темы занятий	Вид контроля
1	Уровни и процесс проектирования БИС	
2		
3		Контрольная работа
4	ПЛИС фирмы Altera	
5		
6		Контрольная работа
7	Проектирование цифровых устройств в рамках пакета Quartus II	
8		
9		Контрольная работа
10	Система временного анализа пакета Quartus II	
11		
12		Контрольная работа
13	Анализ возможностей интегрированного в пакет компонента MegaWizard	
14		
15		Контрольная работа
16	Текстовый редактор. Язык Verilog	
17		Контрольная работа

### 6.4 Методика текущего контроля

#### на лекционных занятиях

Текущий контроль включает в себя контроль посещаемости (не менее **80** % занятий) и написание 6 контрольных работ, по результатам которого студент получает допуск на диф. зачет. Для проведения контрольной работы выделяется 30 мин. Оценка за контрольные выставляется по четырехбалльной шкале по следующим критериям:

«5 баллов» - задание выполнено не менее, чем на 90 %,

«4 балла» - Задание выполнено на 70-89 %,

«3 балла» - Задание выполнено на 50-69 %,

«2 балла» - Задание не выполнено или выполнено менее чем на 50 %.

#### на практических (семинарских) занятиях

Текущий контроль включает в себя контроль посещаемости (не менее **80** %

% занятий), по результатам которого студент получает допуск на диф. зачет.

В ходе проведения семинарских и практических занятий целесообразно привлечение студентов к как можно более активному участию в дискуссиях, решении задач, обсуждениях и т. д. При этом активность студентов также может учитываться преподавателем, как один из способов текущего контроля на практических занятиях.

### **самостоятельной работы студентов**

Контроль самостоятельной работы студентов осуществляется на лекционных, лабораторных и практических занятиях студентов по методикам, описанным выше.

## 7 Описание информационных технологий и материально-технической базы

<b>Тип занятий</b>	<b>Тип помещения</b>	<b>Требования к помещению</b>	<b>Требования к программному обеспечению</b>
Лекция	Лекционная аудитория	Количество посадочных мест – в соответствии с контингентом, рабочее место преподавателя, маркерная доска	
Практические занятия	Аудитория	Количество посадочных мест – в соответствии с контингентом, рабочее место преподавателя, маркерная доска	
Самостоятельная работа	Помещение для самостоятельной работы	Оснащено компьютерной техникой с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную информационно-образовательную среду университета.	1) Windows XP и выше; 2) Microsoft Office 2007 и выше

## **8 Адаптация рабочей программы для лиц с ОВЗ**

Адаптированная программа разрабатывается при наличии заявления со стороны обучающегося (родителей, законных представителей) и медицинских показаний (рекомендациями психолого-медико-педагогической комиссии). Для инвалидов адаптированная образовательная программа разрабатывается в соответствии с индивидуальной программой реабилитации.

## ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ

<b>№ п/п</b>	<b>Дата</b>	<b>Изменение</b>	<b>Дата и номер протокола заседания УМК</b>	<b>Автор</b>	<b>Начальник ОМОЛА</b>
1		РПД акту- альна	29.03.2022 № 3	В.К. Орлов	
2		РПД акту- альна	26.04.2023 № 2	В.К. Орлов	