

На правах рукописи



Костыгов Дмитрий Вадимович

**Энергоэффективные вычислительные системы реального времени
на кристалле**

Специальность: 05.13.15 – Вычислительные машины, комплексы и
компьютерные сети

Автореферат
диссертации на соискание учёной степени
кандидата технических наук

Санкт-Петербург

2020

Работа выполнена в научно-техническом центре «Дизайн-центр» Государственного научного центра Российской Федерации АО «Концерн «ЦНИИ «Электроприбор»

Научный руководитель:

Колесов Николай Викторович,

доктор технических наук, профессор

Официальные оппоненты:

Басыров Александр Геннадьевич,

доктор технических наук, профессор,
Федеральное государственное бюджетное
военное образовательное учреждение
высшего профессионального образования
«Военно-космическая академия им. А.Ф.
Можайского», начальник кафедры
«Информационно-вычислительных систем
и сетей», г. Санкт-Петербург

Коротков Александр Станиславович,

доктор технических наук, профессор
высшей школы прикладной физики и
космических технологий, Федеральное
государственное автономное
образовательное учреждение высшего
образования «Санкт-Петербургский
политехнический университет Петра
Великого», г. Санкт-Петербург

Ведущая организация:

Федеральное государственное автономное
образовательное учреждение высшего
образования «Санкт-Петербургский
государственный университет
аэрокосмического приборостроения», г.
Санкт-Петербург

Защита состоится «08» апреля 2020 г. в 15 часов 30 минут на заседании диссертационного совета Д 212.238.01 при Санкт-Петербургском электротехническом университете "ЛЭТИ" им. В.И. Ульянова (Ленина) по адресу: 197101, Санкт-Петербург, ул. Проф. Попова, д.5.

С диссертацией можно ознакомиться в библиотеке ФГАОУ ВО «Санкт-Петербургский государственный электротехнический университет «ЛЭТИ» им. В.И. Ульянова (Ленина)» и на сайте университета www.etu.ru в разделе «Подготовка кадров высшей квалификации» - «Объявление о защитах»

Автореферат разослан «07» февраля 2020 г.

Ученый секретарь

диссертационного совета Д 212.238.01, к.т.н., доцент

А.А. Пазников

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность темы. Разработка сложных систем обработки информации и управления всегда сопряжена с необходимостью удовлетворения целому набору технических требований и ограничений, т.е. проблема носит существенно комплексный характер. В случае реализации системы на кристалле уровень ограничений лишь возрастает. При этом проблема снижения энергопотребления является одной из ключевых при проектировании вычислительных систем. В последние десятилетия ей уделяется особое внимание, в том числе и в связи с обсуждением ее в отношении систем на кристалле, когда снижение энергопотребления (рассеиваемой мощности) достигается за счет снижения тактовой частоты и напряжения питания. О признании практической значимости этого направления свидетельствует и тот факт, что разработчики процессоров в целях снижения энергопотребления стали предусматривать в своих проектах встроенные средства для варьирования тактовой частотой и напряжением питания.

Вопросы энергоэффективных вычислений в современной научно-технической литературе занимают важное место. Среди наиболее значимых авторов можно назвать Panda P. R., Shrivastava A., Silpa B.V.N., Gummidipudi K., Xu R., Melhem R., Moss D. и других. При этом обычно проблема формулируется как энергоэффективная организация или планирование распределенных вычислений. Во многих публикациях энергоэффективность анализируется в сочетании с другими важнейшими характеристиками системы, например, с производительностью, надежностью и другими. Предметом исследования в настоящей диссертации являются энергоэффективные системы на кристалле, в отношении которых рассматриваются различные аспекты проектирования и, в частности, проблемы организации вычислений и обеспечения их отказоустойчивости. История исследований вопросов разработки отказоустойчивых систем насчитывает несколько десятилетий. Однако данная проблематика по-прежнему остается актуальной и широко освещается в современной литературе. Существенный вклад в современные достижения внесли Pradhan D., Jalote, P., Каляев И.А., Жирабок А.Н., Шумский А.Е. и другие. При этом традиционный подход обычно связывают с использованием того или иного варианта резервирования, которые хорошо известны специалистам. К числу их общих недостатков можно отнести, в частности то, что построение отказоустойчивой системы осуществляется без учета уровня энергопотребления будущей такой системы. На основании сказанного можно утверждать, что исследуемая в диссертации проблема построения энергоэффективных систем на кристалле является актуальной.

Цель работы состоит в совершенствовании методов проектирования энергоэффективных и отказоустойчивых вычислительных систем на кристалле, позволяющих определить оптимальные параметры и архитектуру системы на кристалле по критерию минимума потребляемой мощности или энергии с учетом технологических и архитектурных ограничений.

Для достижения поставленной цели в работе были решены следующие **задачи**:

1. Разработка алгоритма формирования энергоэффективной архитектуры многоядерного кристалла.
2. Разработка алгоритмов энергоэффективного планирования в многоядерных системах.
3. Разработка подхода к организации децентрализованной отказоустойчивой энергоэффективной системы на кристалле.
4. Подтверждение эффективности разработанных методов по результатам практической апробации.

Методологии и методы исследования. Для решения поставленных задач применялись методы математического моделирования, многомерной оптимизации, дискретной математики.

Научная новизна диссертационной работы заключается в следующих результатах:

1. Разработан алгоритм построения оптимальной энергоэффективной архитектуры в многоядерных системах при ограничениях по площади кристалла.

2. Разработан гибридный алгоритм планирования вычислений в многоядерных системах на кристалле при многоканальной обработке информации, основанный на использовании комбинации двух известных алгоритмов, применение которого дает возможность снижения потребляемой в системе мощности по сравнению с известными.

3. Разработан двухкритериальный алгоритм планирования вычислений в многоядерных системах на кристалле при многоканальной обработке информации, отличающийся от известных не только возможностью минимизации общего времени выполнения вычислений, но также и возможностью снижения потребляемой в системе мощности.

4. Предложен подход к построению отказоустойчивых многоядерных систем на кристалле, отличающийся от известных возможностью снижения уровня потребляемой системой мощности.

Практическая значимость работы состоит в следующем:

– предложенные алгоритмы планирования вычислений в многоядерных системах на кристалле позволяют снижать энергопотребление системы;

– полученные в работе теоретические результаты использованы в разработках АО «Концерн «ЦНИИ «Электроприбор» при создании вычислительных систем для интегральных схем микромеханического акселерометра. Применение предложенных решений позволило существенно снизить энергопотребление микросхем.

Основные положения, выносимые на защиту:

1. Алгоритм построения оптимальной энергоэффективной архитектуры в многоядерных системах при ограничениях по площади кристалла.

2. Гибридный алгоритм энергоэффективного планирования вычислений в многоядерных системах на кристалле при многоканальной обработке информации.

3. Двухкритериальный алгоритм энергоэффективного планирования вычислений в многоядерных системах на кристалле при многоканальной обработке информации.

4. Подход к построению отказоустойчивых и энергоэффективных многоядерных систем на кристалле.

Достоверность научных результатов и выводов подтверждается использованием корректных математических приемов, сопоставлением аналитических результатов и данных, полученных в ходе математического моделирования и экспериментальных исследований, критическим обсуждением результатов работы на научно-технических конференциях.

Апробация результатов работы. Материалы диссертации докладывались и обсуждались на международной конференции IEEE NW Russia Young Researchers in Electrical and Electronic Engineering Conference в 2016, конференции молодых ученых «Навигация и управление движением» (Санкт-Петербург, 2015-2018), XXIV Санкт-Петербургской международной конференции по интегрированным навигационным системам (2017, 2018), Международном семинаре навигация и управление движением (International navigation and motios control, Санкт-Петербург, 2016, 2017), XXII Международном научно-техническом семинаре «Современные технологии в задачах управления, автоматки и обработки информации» (Алушта, 2018), Всероссийской научно-технической конференции «Проблемы и разработки перспективных микро- и наноэлектронных систем» (Москва, г. Зеленоград, 2018), XIII Всеросс. совещание по проблемам управления (Москва, 2019), IEEE 13th International Symposium on Embedded Multicore/Many-core Systems-on-Chip (Nanyang Executive Centre, NTU, Singapore. October 4, 2019).

Публикации. По материалам диссертации опубликовано 15 работ, из них 5 статей в изданиях, рекомендуемых ВАК, 4 публикации в изданиях, индексируемых в Scopus, 3 свидетельства о регистрации программ для ЭВМ и 3 публикации в прочих изданиях.

Структура и объем диссертации. Диссертация состоит из введения, четырех глав, заключения и списка использованных источников, содержащего 104 наименования. Объем работы составляет 119 страниц, включая 53 рисунка и 12 таблиц.

ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

Во введении обоснована актуальность диссертационной работы, определены цели и основные задачи исследования, формулируются научная новизна и практическая значимость полученных результатов работы. Приводятся основные положения, выносимые на защиту.

В первой главе представлен обзор основных подходов к сокращению энергопотребления в вычислительных системах на кристалле в сочетании с проблемами обеспечения отказоустойчивости и планирования вычислений. При этом под вычислительными системами на кристалле понимаются электронные схемы, выполняющие функции целого устройства и размещенные на кристалле. Типичными представителями таких систем являются микроконтроллеры, программируемые логические интегральные схемы, интерфейсные преобразователи, интеллектуальные датчики и др.

В главе обсуждается модель энергопотребления вычислительных систем, где потребляемая мощность рассматривается как включающая две составляющие - динамическую P_d и статическую P_s . Динамическая мощность потребляется при переключении логических состояний схемы и определяется двумя основными факторами - сквозным током и током перезаряда паразитной емкости. При отсутствии переключений динамическая мощность будет равна нулю. Расчет P_d осуществляется с использованием выражения:

$$P_d = \frac{1}{2} C_L V_{dd}^2 f, \quad (1)$$

где V_{dd} - напряжение питания, C_L - паразитная емкость, которая состоит из перезаряжаемых входом емкостей затворов транзисторов и паразитных емкостей проводов, f - частота тактового сигнала.

Статическая мощность P_s обусловлена в основном токами утечки, протекающими в то время, когда логический элемент находится в фиксированном состоянии (нулевом или единичном). Для ее расчета используется выражение:

$$P_s = V_{dd} I_{stat}, \quad (2)$$

где I_{stat} - ток, протекающий в логическом элементе в статическом состоянии.

При анализе энергоэффективности систем важно учитывать влияние указанных факторов на задержку сигнала в логическом элементе, которая вычисляется по формуле

$$del(V) = \frac{C_L V_{dd}}{(V_{dd} - V_T)^2} \approx \frac{C_L}{V_{dd}}, V_{dd} \gg V_T, \quad (3)$$

где V_T - пороговое напряжение.

На основе проведенного в главе анализа показана актуальность проблемы разработки методов повышения энергоэффективности и отказоустойчивости вычислительных систем на кристалле.

Во второй главе рассматриваются вопросы организации энергоэффективных вычислений в системах на кристалле. Здесь предлагается комплексный подход к решению рассматриваемой проблемы, а именно, во взаимосвязи анализируются две проблемы -

обеспечения энергоэффективности и обеспечения отказоустойчивости. В работе исследуются многоядерные гомогенные системы на кристалле. Они включают совокупность одинаковых ядер, взаимодействующих через общую память. Считается, что каждое ядро оснащено устройством для параметрического управления его тактовой частотой и напряжением питания. Код настройки в это устройство может поступать как извне (начальная настройка), так и от самого ядра-хозяина в процессе функционирования.

В главе рассматриваются системы реального времени с одним заданием. При этом под заданием понимается совокупность функционально связанных задач. В системе это задание выполняется с периодом, равным периоду съема информации с датчиков. Каждая операторная вершина задания реализуется отдельным программным модулем и выполняется на отдельном ядре. В дальнейшем каждое ядро исходной реализации системы называется стадией. Предполагается, что на кристалле существуют дополнительные неиспользуемые ядра. Проблема определения архитектуры сводится к поиску такого перераспределения вычислительной нагрузки между всеми ядрами, чтобы мощность P , потребляемая системой, была бы минимальной:

$$A = \arg \min_A P(A). \quad (4)$$

Поскольку вклад статической мощности в суммарную потребляемую мощность невелик, далее учитывается лишь динамическая составляющая. Следует отметить, что случай с минимизацией энергии вместо мощности аналогичен рассматриваемому ниже, поскольку энергия, потребляемая системой, равна произведению мощности на время работы системы.

В основу предложенного подхода к определению архитектуры системы положен следующий факт. При снижении частоты тактовых импульсов в обратной пропорции возрастает их период, ограничивающий допустимое время для переходных процессов, возникающих в системе при каждом срабатывании. При исходном значении напряжения питания фактическое время переходных процессов будет мало по отношению к новому увеличенному значению периода, а, значит, возникает возможность пропорционально снизить напряжение питания с увеличением задержки в рамках периода тактовых импульсов в соответствии с (3). В результате выполнения этих двух шагов может быть достигнуто существенное снижение потребляемой мощности (1). Действительно, пусть как частота, так и напряжение питания снижены в k раз. Тогда в соответствии с (1) динамическая мощность снижается в k^3 раз. При этом, правда, и время работы ядра увеличивается в k раз. Если для сохранения его на прежнем уровне увеличить в k раз число ядер, а вычислительную нагрузку разделить между всеми ядрами поровну, то в результате потребляемая мощность по отношению к исходному варианту уменьшится k^2 раз.

Суть предложенного в диссертации подхода состоит в последовательном определении для каждой стадии количества реализующих ее ядер. При этом предполагается, что все ядра стадии работают на одной частоте и при одном напряжении питания, а также что для системы известен допустимый исходный вариант значений параметров - f_0 , V_0 . При проектировании системы на кристалле разработчик всегда ограничен не только по потребляемой мощности, но также по площади s_0 кристалла, отведенной для реализации вычислительной системы:

$$s \leq s_0, \quad (5)$$

по напряжению питания

$$V \geq V_0, \quad (6)$$

и частоте

$$f \leq f_0. \quad (7)$$

Зная для системы, использующей n ядер, размер площади s_k , занимаемой одним ядром, можно пересчитать ограничение по площади кристалла в допустимое число n_d дополнительных ядер:

$$n_d = \frac{s_0 - s_k n}{s_k}. \quad (8)$$

В общем случае, когда стадий несколько, возникает проблема, как наилучшим образом распорядиться дополнительными ядрами (запасом по площади). В диссертации она решается как задача минимизации критерия (4) при ограничениях (5), (6) и (7). Процедура оптимизации реализована в виде приводимого ниже алгоритма энергоэффективной архитектуры. Архитектуру системы представим вектором состава $A = (a_1 \ a_2 \ \dots \ a_n)$, где a_i - число ядер в расщепленном множестве i -го ядра, и вектором удельной потребляемой мощности $\bar{P} = (\bar{P}_1 \ \bar{P}_2 \ \dots \ \bar{P}_n)$, где \bar{P}_i - удельная потребляемая мощность i -го ядра.

Алгоритм 1 (определение энергоэффективной архитектуры)

Шаг 1. Сделать начальные присвоения: $M = n_d$ (допустимое число дополнительных ядер), $A = (1 \ 1 \ \dots \ 1)$, $\bar{P} = (\bar{P}_1 \ \bar{P}_2 \ \dots \ \bar{P}_n)$.

Шаг 2. Выбрать в $\bar{P} = (\bar{P}_1 \ \bar{P}_2 \ \dots \ \bar{P}_n)$ компоненту с максимальным значением \bar{P}_{\max} . Пусть ее номер равен l . Ввести дополнительное ядро в l -ю стадию. Произвести между ядрами l -й стадии приближенно сбалансированное перераспределение нагрузки. Пересчитать параметры алгоритма: $\bar{P}, a_l := a_l + 1, M := M - 1$. Если $M \neq 0$, то повторить шаг 2, иначе конец.

В диссертации проведен качественный анализ предложенного алгоритма. Качество анализа связано с предположением о делимости нагрузки стадий при расщеплении ядер на необходимое для реализации шагов алгоритма число частей. В результате можно говорить о возможности строго сбалансированного назначения задач при расщеплении ядер.

Утверждение 1. Если упорядочить стадии системы по убыванию потребляемой мощности, то соответствующая оптимальная последовательность, составленная из постадийных мощностей множеств используемых ядер, будет невозрастающей.

Данное утверждение подтверждает направленность предложенного алгоритма на разгрузку наиболее загруженных ядер.

Утверждение 2. Алгоритм 1 является «жадным», а именно, каждый его шаг является оптимальным по критерию $A = \arg \min_A P(A)$.

Утверждение 3. Алгоритм 1 поставляет архитектуру, оптимальную по критерию $A = \arg \min_A P(A)$ при заданном ограничении на число дополнительных ядер $n_d \leq n_{d0}$.

Также во второй главе диссертации представлена концепция построения децентрализованной отказоустойчивой и энергоэффективной многоядерной системы на кристалле. Концепция основана на рассмотренных выше принципах построения энергоэффективных систем, а также принципах распределенного диагностирования, предполагающего взаимные проверки между процессорными модулями и распределенную процедуру принятия решений.

При построении энергоэффективной отказоустойчивой системы предлагается воспользоваться скрытой избыточностью энергоэффективной системы. Действительно, при планировании задач в этой системе в ее состав вводились дополнительные ядра с последующим снижением тактовой частоты и напряжения питания. В результате сформировалась архитектура многоядерного кристалла, включающая множество ядер, обменивающихся информацией через общую память. Для обеспечения

отказоустойчивости предлагается при возникающих отказах организовать обратный процесс слияния ядер, а именно, задачи с отказавшего ядра переносить на ядро, в результате расщепления которого образовалось отказавшее. Безусловно, этот процесс должен сопровождаться увеличением тактовой частоты и напряжения питания для ядра слияния. Таким образом, за отказоустойчивость система "расплачивается" энергоэффективностью. Безусловно, достижимый в конкретном случае уровень отказоустойчивости будет зависеть от запаса по площади кристалла.

В работе при разработке отказоустойчивой энергоэффективной системы применена РМС-модель с распределенным принятием решения об отказе. Это позволило реализовать децентрализованную отказоустойчивую систему, лишенную «узких» мест. В главе использовалась модель отказа ядра, при которой при отказе ядро утрачивает функцию обработки информации при сохранении функции ее трансляции с входа ядра на выход. Процесс диагностирования разбит на три этапа - проверки, сбора диагностической информации и принятия решения об отказе. На первом этапе ядра осуществляют взаимные проверки. Каждая из проверок характеризуется малой длительностью, поскольку нацелена на диагностирование лишь небольшой части объекта диагностирования - диагностического ядра, т.е. минимальной части оборудования, опираясь на которую объект может далее построить процесс достоверного самодиагностирования. Второй этап, очевидно, должен отличаться наибольшей длительности, поскольку предполагает передачу результатов взаимных проверок и самодиагностирования от каждого ядра к каждому. Наконец, на третьем этапе в каждом из ядер происходит анализ результатов диагностирования и принятие решения об отказе.

В основу процедуры реконфигурации (восстановления) системы после отказа положено предположение о том, что в памяти каждого ядра есть таблицы назначения задач для номинальной ситуации, а также для ситуаций отказа любого из ядер. В результате после принятия решения об отказе некоторого ядра, данное ядро знает, где будут решаться задачи отказавшего модуля. При этом возможно, что какие-то из этих задач будет исполнять оно. Переход на повышенную вычислительную нагрузку потребует повышения тактовой частоты и напряжения питания путем направления в устройство параметрического управления соответствующих кодов настройки. Аналогична описанной процедура возвращения восстановленного ядра в состав системы. Действительно, ядра, которые взяли на себя после отказа исполнение дополнительных задач, убедившись в процессе взаимных проверок в работоспособности восстановленного ядра, прекращают исполнение дополнительных задач. Важно, что никакого влияния на другие ядра данное ядро не будет оказывать, а значит, и в случае, если отказало именно оно, с его стороны не будет никакого неадекватного влияния.

В диссертации проанализированы требования, предъявляемые к коммуникационной системе. Общая память системы коммуникаций разделена на области, соотносимые с информационными связями конкретных пар ядер. Понятно, что с одной стороны число таких связей необходимо сокращать с целью сокращения площади кристалла, отведенной под общую память. Однако с другой стороны число и геометрия этих связей влияет на эффективность диагностического эксперимента. Действительно, применяемая коммуникационная система должна не только допускать организацию в системе принятого диагностического эксперимента, но и не увеличивать чрезмерно его длительность, оставаясь в заданных ограничениях по площади кристалла. Для проектирования коммуникационной системы необходимо располагать значениями ее соответствующих характеристик. С целью получения таких характеристик было проведено моделирование в среде YACSIM. При этом исследовались коммуникационные системы трех типов – решетка, тор, гиперкуб. Целевой характеристикой моделирования была длительность диагностического эксперимента, включающего взаимные межпроцессорные проверки и сбор всех результатов в каждом из процессоров. На рис. 1 для каждого из трех типов приведены зависимости этой характеристики от числа

реализуемых информационных связей (объема используемой общей памяти). Последовательности расчетных точек на графиках соответствуют последовательности размерностей коммуникационной системы – 2x2, 3x3, 4x4, 5x5.

В ходе диагностического эксперимента получено, что наиболее эффективной коммуникационной системой с точки зрения времени принятия решений является схема типа «тор».

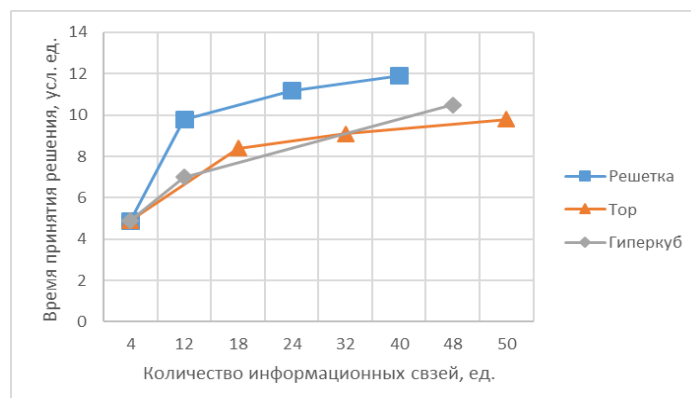


Рис. 1. Результаты моделирования

В третьей главе диссертации рассматривается проблема энергоэффективного планирования в многоядерных системах реального времени на кристалле. В качестве практической интерпретации этого направления часто называют обработку информации в многоканальных системах, когда система имеет в своем составе несколько групп датчиков, и информация от каждой группы обрабатывается по своему алгоритму на общих процессорах. В диссертации предложены два алгоритма планирования – однокритериальный и двухкритериальный. В обоих случаях предполагается, что рассматриваемая система включает множество $C = \{C_i | i = \overline{1, n}\}$ процессоров (ядер), имеющих индивидуальную память для хранения кода программ и обменивающихся информацией через каналы передачи данных. Предполагается, что рассматриваемое множество задач разбито на независимые группы задач (далее задания), связанных отношением предшествования. Планированию подлежат m независимых равноприоритетных заданий $\tau = \{\tau_j | j = \overline{1, m}\}$, обрабатывающих входные данные, которые поступают с периодом T . Каждое j -е задание состоит из n задач $\tau_{j,i}$ длительностью $e_{j,i}$ $i = \overline{1, n}$. Предполагается, что значения длительностей известны точно. С практической точки зрения это означает, что используются, например, верхние границы этих длительностей. Все процессоры системы имеют одинаковую производительность.

Предложенный в работе однокритериальный алгоритм является «гибридным», а именно, представляет собой комбинацию известных алгоритмов (flow shop)-планирования – НЕН-алгоритма и РКС-алгоритма. Предложенная процедура порождает алгоритм планирования с заданными характеристиками производительности и качества планирования в смысле принятого критерия. В качестве критерия оптимальности при этом рассматривается минимум общего времени выполнения плана. При использовании алгоритма предполагается, что выходная стадия (flow shop)-системы реализуется на одном ядре. В составе гибридного алгоритма РКС-алгоритм представлен модификацией, которая работает не только в отношении классической (flow shop)-системы, но и в случае, когда в некоторых стадиях системы не все выполняемые задания представлены своими задачами.

Алгоритм 2. Алгоритм планирования (гибридный).

Шаг 1. Упорядочить множество заданий по убыванию времени выполнения.

Шаг 2. Разбить все множество заданий на k групп и при помощи РКС-алгоритма составить частные расписания для каждой из групп.

Шаг 3. Составить общий план для всех заданий при помощи НЕН-алгоритма, последовательно размещая очередное задание из каждой групп в общем плане, не нарушая их последовательность относительно частных расписаний.

В случае, когда (flow shop)-система имеет несколько выходов, которые могут быть в ней априори или появиться в результате расщепления выходной вершины, разбиение множества заданий на группы оказывается заданным. При этом задания, соотнесенные с одним и тем же выходом, принадлежат одной группе. В других случаях, варьируя числом групп, можно варьировать характеристики получаемого алгоритма планирования.

Результаты моделирования. На рис. 2 и 3 приведены результаты моделирования задачи планирования при использовании предложенного подхода. При этом применялась случайная генерация как графов заданий, так и длительностей составляющих их задач. Примеры генерировались с числом заданий 20, 40, 60, 80, 120, 140, 160 (по 500 примеров для каждой из этих точек).

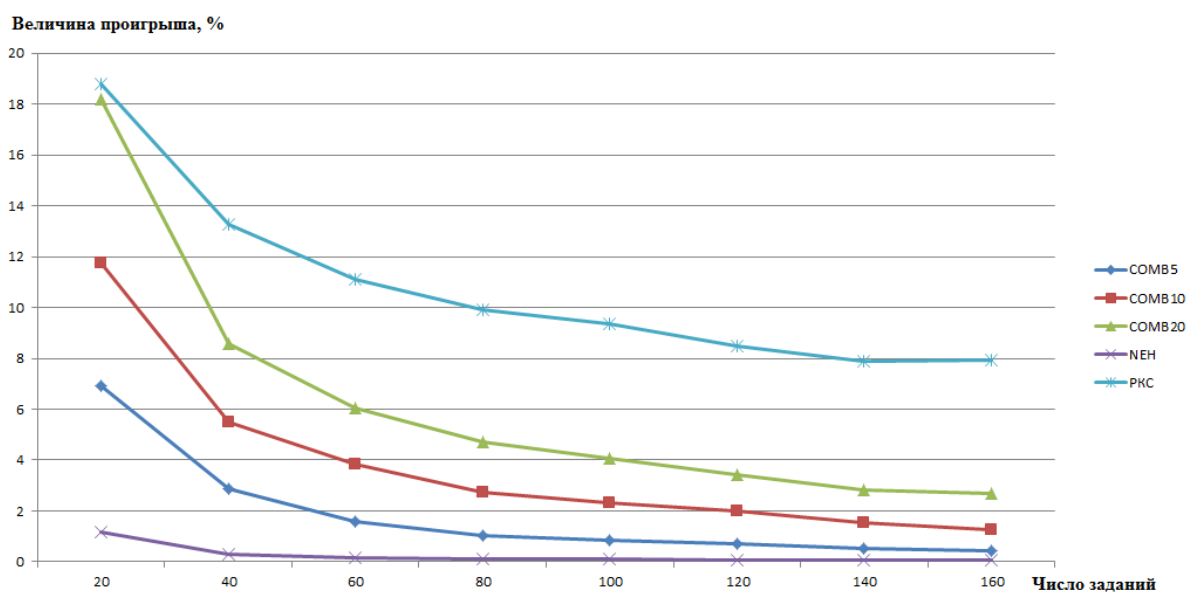


Рисунок 2 – Зависимости величины проигрыша алгоритмов планирования по отношению к оценке Тейларда от числа заданий в плане.

На рисунке 2 представлены величины проигрыша гибридных алгоритмов по отношению к оценке Тейларда длительности планов в примерах большой размерности. На рисунке 3 представлены графики для времени построения планов при использовании анализируемых алгоритмов. Видно, что, меняя число групп, можно варьировать характеристики получаемого алгоритма планирования, а именно, время работы алгоритма и близость получаемого результата к оптимальному. Причем при числе групп, равном мощности исходного множества, получаем НЕН-алгоритм, а при числе групп, равном единице - РКС-алгоритм. В промежуточных ситуациях при размерах групп 5, 10 и 20 порождаются алгоритмы планирования с промежуточными значениями характеристик (COMB5 – COMB20).

Также в работе предлагается расширение задачи (flow shop)-планирования в целях повышения энергоэффективности. Отличительной особенностью нового предлагаемого подхода является попытка найти такой вариант организации вычислений, при котором не только максимизировалось бы качество плана, но также и минимизировалась бы потребляемая системой мощность или энергия. В этом случае традиционная однокритериальная задача фактически превращается в двухкритериальную, однако, исходя из практических соображений о существенной предпочтительности, по мнению автора, критерия энергоэффективности, в диссертации принят подход, при котором

данная двухкритериальная задача формулируется как две последовательно решаемые на разных этапах проектирования однокритериальные задачи.

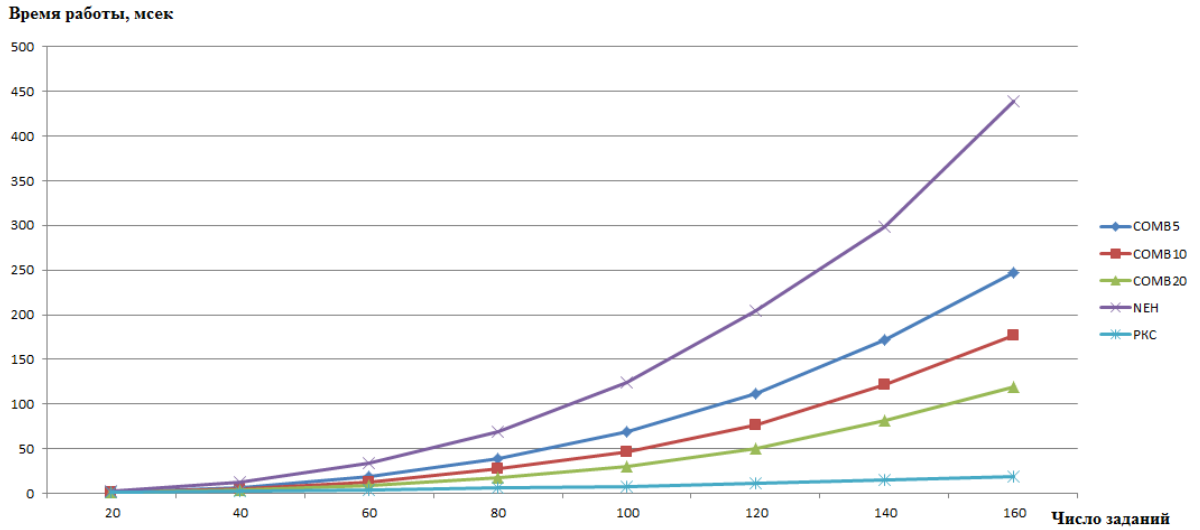


Рисунок 3 – Зависимости времени построения планов при использовании анализируемых алгоритмов от числа заданий в плане.

Отличие от однокритериального случая будет состоять в том, что, если традиционно задачи любой i -й стадии решаются на одном процессоре, то в предлагаемом подходе число процессоров i -й стадии определяется, исходя из соображений энергоэффективности, и может принимать значения от 1 до m . Таким образом, на этапе назначения задач будет варьироваться архитектура A системы с одновременным изменением тактовой частоты и напряжения питания процессоров с целью минимизации потребляемой мощности P .

Алгоритм 3. Энергоэффективное (flow shop)-планирование.

Этап 1. Сформировать для системы энергоэффективную архитектуру (алгоритм 1).

Этап 2. Если преобразованная система имеет несколько выходов, то для каждого из них выделить в ней формирующую данный выход подсистему и затем упорядочить эти подсистемы по сложности в порядке убывания числа исполняемых ими заданий.

Этап 3. Построить для системы промежуточный план с использованием РКС-алгоритма, начав его формирование с плана для самой сложной подсистемы и далее дополняя его заданиями из других подсистем в соответствии с определенной выше упорядоченностью. При этом при включении в план заданий из очередной подсистемы ранее сформированная упорядоченность рассматривается как ограничение.

Этап 4. Выполнить дополнительную оптимизацию при выполнении следующих условий:

1. Последняя стадия системы имеет более одного вычислительного ядра.
2. Задания в последней стадии могут завершиться одновременно в конце периода стадии.

Если эти условия выполняются можно применить следующий алгоритм.

Алгоритм 4. Дополнительная оптимизация энергопотребления.

Шаг 1. Сместить все задания в последней стадии на ее границу.

Шаг 2. Определить время запаса для каждого задания, кроме последнего.

Шаг 3. Для каждого задания упорядочить процессоры разных стадий, на которых выполняется задание по убыванию потребляемой мощности.

Шаг 4. Выделить процессор с наибольшей потребляемой мощностью и увеличить период его тактовой частоты на время запаса, рассчитанное на Шаге 2. Проверить, что при

увеличении периода тактовой частоты время выполнения задания не вышло за границы времени выполнения стадии. Если это произошло, переходим на Шаг 5, иначе Шаг 7.

Шаг 5. При нарушении границы выполнения стадии изменение периода выбранного процессора отменяется и выбирается следующий процессор из списка упорядоченных и переходим на Шаг 4. Если список с процессорами пуст, переходим на Шаг 6.

Шаг 6. Увеличить период тактового сигнала на процессоре последней стадии на время, вычисленное на Шаге 2.

Шаг 7. Выбрать следующее задание и переходим на Шаг 3. Если осталось только последнее задание, алгоритм закончен.

В заключении главы представлен пример оптимизации flow-shop системы с помощью двухкритериального энергоэффективного алгоритма планирования.

В четвертой главе диссертации представлены результаты практической апробации предложенных решений в области навигационных систем (НС). При этом рассматриваются два объекта - вычислительная система для микромеханического акселерометра и вычислительная система для цифровой фильтрации.

Вычислительная система для микромеханического акселерометра выполнена по схеме с жесткой логикой управления. Алгоритм проектирования энергоэффективной вычислительной системы в этом случае состоит из пяти шагов. На первом шаге определяются технические требования к цифровым блокам, выбирается их архитектура и технология, по которой будет изготавливаться ИС. На следующем шаге происходит выбор критерия оптимизации в зависимости от технических требований. На третьем шаге определяются параметры, которые подвергаются оптимизации. На четвертом шаге выполняется алгоритм оптимизации и в конце проводится анализ результатов и окончательный выбор значений параметров.

Для решения задачи оптимизации в проведенных исследованиях с целью повышения степени объективности результата были использованы два алгоритма. Это, во-первых, классический генетический алгоритм и, во-вторых, алгоритм, являющийся производным от него, а именно, алгоритм дифференциальной эволюции. Общими чертами этих алгоритмов являются использование совокупности приемов эвристического характера, аналогичных процедуре естественного отбора в живой природе и включающей механизмы случайного выбора. Главное различие заключается в том, что алгоритм дифференциальной эволюции имеет лучшую сходимость к глобальному минимуму функции.

Апробация алгоритма проводилась при разработке цифровой части интегральной схемы микромеханического акселерометра. Интегральная схема разрабатывалась с использованием технологической библиотеки 250 нм компании Ангстрем-Т.

В качестве критерия оптимизации выбрана энергия

$$J = \min_A [P(A) * D(A)] = \min_A E(A) \quad (9)$$

Оптимизируемыми параметрами являлись: напряжение питания и тактовая частота. Также были выбраны следующие ограничения:

1. Технологические:
 - а. Диапазон напряжений питания: от 1,6 В до 3.3 В.
 - б. Диапазон тактовых частот: от 0 Гц до 100 МГц
2. Архитектурные:
 - а. Максимальная длительность одного цикла работы алгоритма: 160 мкс.
 - б. Максимальная потребляемая мощность: 60 мВт.

Результаты работы алгоритма оптимизации приведены в таблице 1.

В результате оптимизации цифровых блоков для технологической нормы 250 нм с использованием генетического алгоритма получены следующие результаты: максимальное снижение мощности обеспечивается вариантом характеристик с порядковыми номерами 7 и 8 и составляет 5 раз. Однако вариантом, удовлетворяющим

критерию (минимум потребляемой энергии), является вариант 6, при котором наблюдается снижение потребляемой мощности в 4,3 раза, а энергии в 3 раза.

Таблица 1 – Оптимизация параметров цифровых блоков для 250 нм

№	Оптимизируемые параметры		Результат оптимизации		Значение критерия
	Тактовая частота, кГц	Напряжение питания, В	Потребляемая мощность, мВт	Длительность одного цикла работы алгоритма, мкс	Выделяемая энергия, мДж
До оптимизации					
1	100000	3,3	658	16,4	10,8
2	10	3,3	0,065	164500	10,8
3	100000	1,6	155	16,4	2,56
4	10	1,6	0,015	164500	2,55
5	50000	2,8	237	32	7,82
После оптимизации					
Генетический алгоритм					
6	35000	1,6	54	47	2,56
7	22000	1,75	41	73	3,05
8	15000	2,09	41	105	4,35
Дифференциальный генетический алгоритм					
9	22000	1,63	35	76	2,64
10	15000	1,82	31	105	3,56
11	13000	2,16	37	123	4,67

При использовании дифференциального генетического алгоритма получены следующие результаты. Максимальное снижение мощности получено в варианте 10 и составило 7 раз. Однако вариантом, удовлетворяющим критерию (минимум потребляемой энергии) является вариант 9, при котором наблюдается снижение потребляемой мощности в 6 раз, и значение энергии по сравнению с наихудшим вариантом снизилось в 3 раза.

По результатам анализа таблицы 1 можно сделать выводы, что оба алгоритма оптимизации выполняют свою задачу, причем дифференциальный алгоритм получил варианты с меньшей потребляемой мощностью, но немного менее энергоэффективные. После получения параметров цифровых блоков и утверждения их архитектуры были разработаны топологии для обеих технологических норм.

Также в главе представлены результаты апробации алгоритма определения энергоэффективной архитектуры на примере цифрового фильтра с конечной импульсной характеристикой. Были рассмотрены случаи при одной и нескольких стадиях в системе.

Для реализации КИХ-фильтра использовалось открытое процессорное ядро, основанное на 32-х разрядной RISC архитектуре и использующее систему команд RISC-V. Для его реализации использовалась технологическая библиотека Австрийской фабрики AMS с нормой в 350 нм Австрийской фабрики AMS. Процессорное ядро, реализованное по указанной технологии, имеет напряжение питания 3,3 В и максимальную тактовую частоту 150 МГц (период тактового сигнала 6,6 нс). В работе рассматривался фильтр 49 порядка, описание которого включало 50 коэффициентов и 50 операций умножения и сложения.

При реализации цифрового фильтра на одном процессоре были определены параметры системы, и ее потребляемая мощность составила $P = 0,318 \text{ Вт}$. При реализации цифрового фильтра на двух процессорах и уменьшении частоты и напряжения питания в два раза до 1,6 В и 75 МГц соответственно полученная общая потребляемая мощность составила $P = 0,0784 \text{ Вт}$. Наконец, была рассмотрена система из пяти ядер при напряжении питания 1,5 В и частоте 30 МГц (период тактового сигнала 33,3 нс). Ее

итоговая мощность стала равна $P = 0,066 \text{ Вт}$. В результате этого исследования было достигнуто снижение потребляемой мощности в 4,8 раз.

В конце главы алгоритм определения энергоэффективной архитектуры был применен для многостадийной системы цифровой фильтрации в состав которого входили три последовательно включенных цифровых фильтра 35-го, 22-го и 48-го порядков. До оптимизации суммарная потребляемая мощность была равна 1124 мВт. После добавления в систему четырех дополнительных ядер суммарная мощность снизилась в 5,7 раз до значения 194,875 мВт.

ОСНОВНЫЕ РЕЗУЛЬТАТЫ РАБОТЫ

В настоящей диссертационной работе рассмотрены теоретические и практические аспекты проблемы отказоустойчивости и повышения энергоэффективности систем на кристалле. При этом получены следующие результаты.

1. Разработан алгоритм построения оптимальной энергоэффективной архитектуры в многоядерных системах при ограничениях по площади кристалла.

2. Предложен подход к построению отказоустойчивых многоядерных систем на кристалле, отличающийся от известных возможностью снижения уровня потребляемой системой мощности.

3. Разработан гибридный алгоритм планирования вычислений в многоядерных системах на кристалле при многоканальной обработке информации, основанный на использовании комбинации двух известных алгоритмов, применение которого дает возможность снижения потребляемой в системе мощности по сравнению с известными.

4. Разработан двухкритериальный алгоритм планирования вычислений в многоядерных системах на кристалле при многоканальной обработке информации, отличающийся от известных не только возможностью минимизации общего времени выполнения вычислений, но также и возможностью снижения потребляемой в системе мощностью.

5. Осуществлена апробация полученных результатов при разработке интегральных схем для микромеханических акселерометров в АО «Концерн «ЦНИИ «Электрон», подтвердившая эффективность предложенных решений.

ПУБЛИКАЦИИ АВТОРА ПО ТЕМЕ ДИССЕРТАЦИИ

В изданиях, входящих в системы цитирования SCOPUS

1. Kostygov, D. ASIC and MEMS Co-design Methodology / Andryakov Y., Anikina A., Belyaev B., Belogurov A., Puzankov D. // IEEE NW Russia Young Researchers in Electrical and Electronic Engineering Conference (EIConRusNW), St. Petersburg. – 2016. – pp. 120-123.

2. Kostygov, D.V. Integrated circuit layout design for a micromechanical accelerometer / I. V. Lemko, Y. V. Belyaev, N. N. Nevirkovets, Y. A. Andryakov and A. A. Mikhteeva // 24th Saint Petersburg International Conference on Integrated Navigation Systems (ICINS), St. Petersburg. – 2017. – pp. 275-278.

3. Kostygov, D. V. Design of a micromechanical accelerometer / Belyaev Ya.V., Belogurov A. A., Bocharov A. N., Lemko I. V., Mihteeva A.A., Yakimova A.V., Nevirkovets N.N., Chernetskaya N.M. // 25th Saint Petersburg International Conference on Integrated Navigation Systems (ICINS), St. Petersburg. – 2018. – pp.1-7.

4. Kostygov, D.V. A real-time fault-tolerant and power-efficient multicore system on chip / Kolesov N.V., Gruzlikov A.M., Tolmacheva M.V. // IEEE 13th International Symposium on Embedded Multicore/Many-core Systems-on-Chip (MCSoc-2019), Singapur.

В изданиях перечня ВАК

5. Костыгов, Д.В. Энергоэффективное планирование в распределенных вычислительных системах реального времени / А.М. Грузликов, Н.В. Колесов, В.В. Ошуев // Известия Российской академии наук. Теория и системы управления, № 3, 2019, с. 66 – 76.

6. Костыгов, Д.В. Отказоустойчивая и энергоэффективная система обработки информации и управления на кристалле / А.М. Грузликов, Н.В. Колесов, М.В. Толмачева // Информационно-управляющие системы, № 4, 2019.

7. Костыгов, Д.В. Параметрическая оптимизация цифровых интегральных схем для микромеханических датчиков / Н.В. Колесов // Научно-технический вестник информационных технологий, механики и оптики. – 2019. – №3

8. Костыгов, Д.В. Верификация поведенческих моделей блоков интегральных схем с помощью средств программируемой логики / Чернецкая Н.М., Михтеева А.А., Невирковец Н.Н., Михтеева А.А., Беляев Я.В. // Научно-технический вестник информационных технологий, механики и оптики. – 2018. – т.18 – №3. – С. 479-486.

9. Костыгов, Д.В. Разработка и тестирование интегральной схемы для микромеханического акселерометра. / Беляев Я.В., Лемко И.В., Михтеева А.А., Невирковец Н.Н. // Сборник трудов Всероссийской научно-технической конференции «Проблемы разработки перспективных микро- и нанoeлектронных систем». – 2018. – С. 49-56.

В прочих изданиях

10. Свидетельство № 2015617922 о государственной регистрации программы для ЭВМ Костыгов Д.В., Аникина А.А., Беляев Я.В., Андрияков Ю.А., Лемко И.В. Управление блоком аналого-цифрового преобразователя последовательного приближения. Опубликовано 20.08.2015.

11. Свидетельство № 2017618955 о государственной регистрации программы для ЭВМ Костыгов Д.В., Беляев Я.В., Михтеева А.А., Невирковец Н.Н., Лемко И.В. Программа реализации функции внешней памяти для обеспечения температурной компенсации чувствительного элемента микромеханического акселерометра. Опубликовано 11.08.2017.

12. Свидетельство № 2017618958 о государственной регистрации программы для ЭВМ Костыгов Д.В., Беляев Я.В., Михтеева А.А., Невирковец Н.Н., Лемко И.В., Стахин В.Г. Программа компенсации нелинейностей чувствительного элемента микромеханического акселерометра. Опубликовано 11.08.2017.

13. Костыгов, Д.В. Маршрут проектирования цифровых блоков для специализированных интегральных схем в среде Cadence / Аникина А.А., Невирковец Н.Н. // 69-ая научно-техническая конференция профессорско-преподавательского состава СПбГЭТУ «ЛЭТИ»: Сборник докладов студентов, аспирантов и молодых ученых, СПб. – 2016. – С. 121-126.

14. Костыгов, Д.В. Разработка системной модели цифровых блоков интегральной схемы для микромеханического акселерометра. / Аникина А.А. // Материалы XVIII конференция молодых ученых «Навигация и управление движением», СПб. – 2016. – С. 213-217.

15. Костыгов, Д.В. Энергоэффективное планирование в распределенных системах / А.М. Грузликов, Н.В. Колесов, В.В. Ошуев // Всероссийское совещание по проблемам управления, Москва, 2019.