

На правах рукописи

ВАСИЛЬЕВ Алексей Юрьевич

**ПОДСИСТЕМА АВТОМАТИЗИРОВАННОГО ИЕРАРХИЧЕСКОГО
ТЕХНОЛОГИЧЕСКИ ИНВАРИАНТНОГО ПРОЕКТИРОВАНИЯ
ТОПОЛОГИИ МАКРОБЛОКОВ КМОП СБИС**

Специальность: 05.13.12 – «Системы автоматизации проектирования
(промышленность)»

Автореферат
диссертации на соискание ученой степени
кандидата технических наук

Санкт-Петербург

2015

Работа выполнена в федеральном государственном автономном образовательном учреждении высшего образования «Санкт-Петербургский государственный электротехнический университет «ЛЭТИ» им. В. И. Ульянова (Ленина) (СПбГЭТУ «ЛЭТИ»), на кафедре вычислительной техники.

Научный руководитель:

кандидат технических наук, доцент Миронов Сергей Эльмарович, доцент кафедры Вычислительной техники СПбГЭТУ «ЛЭТИ».

Официальные оппоненты:

доктор технических наук, профессор, Бибило Петр Николаевич, заведующий лабораторией логического проектирования Объединенного института проблем информатики Национальной академии наук Беларуси

кандидат технических наук Кустарёв Павел Валерьевич, доцент кафедры вычислительной техники федерального государственного автономного образовательного учреждения высшего образования «Санкт-Петербургский национальный исследовательский университет информационных технологий, механики и оптики».

Ведущая организация:

Открытое акционерное общество «Авангард», Санкт-Петербург.

Защита состоится 30 июня 2015 года в 15⁰⁰ часов на заседании диссертационного совета по защите докторских и кандидатских диссертаций Д 212.238.02 при Санкт-Петербургском государственном электротехническом университете «ЛЭТИ» им. В.И. Ульянова (Ленина) по адресу: 197376, Санкт-Петербург, ул. Проф. Попова, д. 5.

С диссертацией можно ознакомиться в библиотеке университета и на сайте <http://eltech.ru>.

Автореферат разослан: 29 апреля 2015 года.

Ученый секретарь
диссертационного совета Д 212.238.02
к.т.н., доцент

Сафьянников Н. М.

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность темы исследования. Постоянный рост темпов развития и сложности вычислительных устройств привел к созданию эффективной технологии проектирования элементной базы, основанной на модульном принципе разработки СБИС. В соответствии с ней современные интегральные схемы собираются из крупных иерархических фрагментов, называемых макроблоками СБИС.

Однако разработка библиотек макроблоков СБИС сама по себе не является гарантией успешного развития элементной базы вычислительной техники. Дело в том, что увеличение сложности проектов и ужесточение предъявляемых к ним требований по быстродействию делает необходимым постоянное совершенствование технологии изготовления СБИС, выражающееся в уменьшении проектных норм. Улучшение же характеристик интегральных схем путем совершенствования технологических процессов приводит к необходимости полной переработки топологии библиотек макроблоков СБИС.

Таким образом, если ранее основными требованиями, предъявляемыми к микроэлектронным проектам, являлись малая площадь кристалла и высокое быстродействие, то в конце прошлого века к ним добавилась технологическая инвариантность – возможность настройки проекта на любые проектные нормы. Она достигается с помощью систем сжатия топологии, минимизирующих расстояние между элементами в соответствии с проектными нормами и задаваемыми разработчиком ограничениями на расположение отдельных частей топологии. Топология фрагментов СБИС в системах сжатия не требует тщательной детальной прорисовки и описывается с помощью виртуальных координат, отражающих лишь взаимное (выше или ниже, левее или правее) расположение элементов топологии, а их точные реальные координаты определяются в процессе сжатия топологии в конкретных проектных нормах. Системы технологически инвариантного проектирования топологии ускоряют процесс проектирования интегральных схем, существенно упрощая труд разработчика-тополога, и обеспечивают живучесть проектов в условиях быстро меняющейся технологии благодаря возможности быстрой настройки существующих проектов на новые проектные нормы предприятия-изготовителя. Достижимое в результате накопление топологической проектной информации позволяет постоянно повышать количество, сложность и степень интеграции проектов.

Разработки ведущих компаний *Cadence*, *MentorGraphics*, *Synopsys* в области плотноупакованного топологического проектирования макроблоков СБИС представляют собой «ноу-хау» разработчиков и не продаются клиентам, библиотеки же стандартных ячеек и макроблоков СБИС в конкретных проектных нормах не только чрезвычайно дороги, но и требуют постоянного обновления с развитием технологии изготовления. Среди отечественных разработок в области средств технологически инвариантного проектирования можно назвать отмеченную в 2004 году дипломом фирмы *Intel* систему

проектирования топологии *TopDesign*, не имеющую средств проектирования топологии макроблоков СБИС.

С учетом того, что одной из важнейших задач в области высоких технологий, стоящих перед Россией, является разработка высокопроизводительных вычислительных систем, требующих постоянного совершенствования технологических процессов изготовления СБИС и оперативной переработки топологии СБИС под новые конструкторско-технологические требования, разработка подсистемы автоматизированного технологически инвариантного проектирования топологии макроблоков СБИС актуальна как никогда.

Наличие совокупности рассмотренных проблем определяет существование общей научно-технической проблемы: несоответствие теоретических основ и научно-методологического аппарата в области автоматизированного плотноупакованного технологически инвариантного топологического проектирования макроблоков СБИС современным и перспективным потребностям практики. Таким образом, переход на технологически инвариантное проектирование СБИС требует разработки новых теоретических основ в области автоматизированного иерархического проектирования топологии.

Степень разработанности темы. В данной диссертации тема плотноупакованного технологически инвариантного топологического проектирования макроблоков СБИС с иерархически организованной структурой разработана от идеи до практического программного воплощения.

В рамках диссертации исследуются и разрабатываются алгоритмы плотноупакованного технологически инвариантного проектирования топологии иерархических макроблоков СБИС, выполняется их программная реализация и с помощью разработанных программных модулей осуществляется проектирование специализированных кремниевых компиляторов (параметризованных по разрядности данных программ генерации топологии) иерархических макроблоков СБИС.

Разработанная подсистема автоматизированного иерархического технологически инвариантного проектирования топологии макроблоков СБИС ориентирована на КМОП-технологии (как на наиболее популярную и распространенную), базируется на алгоритмах и программных средствах сжатия топологии ячеек уже упоминавшейся выше системы проектирования топологии *TopDesign*, может быть включена в типовые маршруты проектирования, так как генерирует выходные файлы описания топологии иерархических макроблоков СБИС на стандартном языке описания топологии *CIF*.

Цель работы – исследование методов, моделей и алгоритмов решения задачи плотноупакованного технологически инвариантного проектирования топологии макроблоков КМОП СБИС и разработка на основе этого исследования подсистемы автоматизированного иерархического плотноупакованного технологически инвариантного проектирования топологии макроблоков.

Согласно поставленной цели в диссертационной работе:

– предлагается и описывается решение задачи плотноупакованного технологически инвариантного топологического проектирования макроблоков СБИС с иерархически организованной структурой, имеющей значение для развития систем автоматизированного проектирования интегральных схем,

– излагаются новые проектные решения в области разработки САПР элементно-компонентной базы, имеющие существенное значение для развития страны.

Объектом исследования являются математическое, методическое и программное обеспечения подсистемы автоматизированного иерархического технологически инвариантного проектирования топологии макроблоков СБИС с использованием методов сжатия топологии.

Предметом исследования является разработка метода, алгоритмов, методики, модели и реализующих их программных модулей подсистемы автоматизированного иерархического технологически инвариантного проектирования топологии макроблоков СБИС с использованием методов сжатия топологии.

Для достижения цели были решены следующие научные задачи.

1. Исследование и разработка моделей (способов представления) ячеек в подсистеме автоматизированного технологически инвариантного проектирования топологии иерархических регулярных макроблоков КМОП СБИС.

2. Разработка методики согласования положения стыкуемых пар выводов и границ ячеек иерархических регулярных макроблоков КМОП СБИС, обеспечивающей высокую плотность упаковки топологии.

3. Исследование и разработка алгоритмов и соответствующих программных модулей согласования ячеек регулярных макроблоков КМОП СБИС, существенно уменьшающих время генерации файлов описания топологии.

4. Исследование и разработка алгоритмов и соответствующих программных модулей для технологически инвариантного проектирования топологии не регулярных макроблоков КМОП СБИС.

5. Разработка методики программной генерации иерархического описания топологии регулярных и не регулярных макроблоков СБИС в технологически инвариантной концепции.

Научная новизна работы заключается в следующем.

1. Предложена оригинальная динамическая модель ячеек СБИС, согласно которой ячейки рассматриваются как динамические множества элементов, взаимодействующих друг с другом и соответственно влияющих на положение соседей в некоторой окружающей их области.

2. Впервые разработана методика итерационного индивидуального согласования положения стыкуемых пар выводов и границ ячеек иерархических макроблоков СБИС, базирующаяся на динамической модели ячеек СБИС и обеспечивающая высокую плот-

ность упаковки топологии макроблоков, так как такой подход позволяет после согласования каждой из пар выводов учитывать изменения во взаимном влиянии внутренних элементов топологии ячеек, происходящие вследствие осуществляемой при согласовании раздвижки топологии.

3. Разработан метод технологически инвариантного проектирования топологии иерархических макроблоков КМОП СБИС, обеспечивающий возможность реализации:

– новых алгоритмов и соответствующих программных средств согласования ячеек макроблока СБИС, существенно уменьшающих число согласуемых ячеек и число согласований ячеек, что позволяет сокращать число типов ячеек и время генерации файлов описания топологии и их объем, упрощая и ускоряя тем самым и процессы технологической и схемо-топологической верификации макроблоков.

– универсальных алгоритмов и соответствующих программных модулей для технологически инвариантного проектирования топологии макроблоков СБИС, в которых принципы генерации топологии, разработанные для макроблоков с регулярной структурно-топологической организацией, распространены на более общий случай нерегулярных макроблоков.

– оригинальной методики программной генерации иерархического описания топологии макроблока СБИС в технологически инвариантной концепции, отличающейся от известной возможностью получения высокой плотности упаковки благодаря итерационности автоматического согласования ячеек макроблоков СБИС по габаритам и положению выводов.

Таким образом, новизна работы в целом состоит в разработке метода плотноупакованного технологически инвариантного проектирования топологии иерархических макроблоков СБИС, обеспечивающего возможность ее оперативной адаптации к конструкторско-технологическим требованиям предприятия изготовителя. Технологическая инвариантность проектов топологии блоков СБИС достигается с помощью системы сжатия топологии ячеек TopDesign, минимизирующей расстояние между элементами в соответствии с проектными нормами или задаваемыми разработчиком ограничениями на расположение отдельных частей топологии. Высокая плотность упаковки топологии иерархических блоков СБИС обеспечивается оригинальной методикой итерационного поэтапного согласования габаритов ячеек и положения их выводов.

Теоретическая значимость полученных научных результатов состоит в развитии аппарата автоматизированного проектирования элементарно-компонентной базы. Теоретическая значимость работы подтверждается проявленным интересом РФФИ к ее тематике, выраженном в выдаче молодежного гранта № 14-07-31098 «САПР иерархического инвариантного проектирования топологии блоков СБИС (САПР ИИП) для специализированных вычислительных систем».

Практическая значимость диссертации состоит в том, что применение разработанных при создании подсистемы автоматизированного иерархического технологически

инвариантного проектирования топологии макроблоков КМОП СБИС алгоритмов, методик и программных модулей позволит многократно ускорить и упростить процесс проектирования сложных иерархических макроблоков СБИС, обеспечить плотную упаковку иерархических блоков СБИС, оперативно настраивать проекты на любые проектные нормы, обеспечить накопление топологической проектной информации, тем самым позволяя постоянно повышать количество, сложность и степень интеграции проектов.

Практическая значимость работы лежит в русле решения стратегической задачи по обеспечению национальной безопасности в военной и в экономической областях, связанной с созданием отечественной элементно-компонентной базы.

Методология и методы исследования. Методология проведения работы заключается в:

- 1) развитии методов сжатия топологии ячеек, минимизирующих расстояние между элементами в соответствии с проектными нормами и ограничениями;
- 2) алгоритмизации предложенного метода управляемого сжатия топологии;
- 3) разработке программного обеспечения, реализующего полученные алгоритмы;
- 4) верификации и тестировании созданных программ;
- 5) разработке методического обеспечения средств иерархического проектирования топологии макроблоков СБИС.

Для решения поставленных задач использовались метод технологически инвариантного проектирования топологии ячеек с использованием алгоритма сжатия топологии на основе виртуальной координатной сетки с переменным шагом, система технологически инвариантного проектирования топологии ячеек интегральных схем *TopDesign* с использованием методов сжатия топологии, язык *CIF* описания топологии в конкретных проектных нормах, топологические редакторы *LayoutEditor* для визуализации и СТАЛКЕР для визуализации и технологической верификации топологии (проверки соответствия топологии проектным нормам).

На защиту выносятся следующие новые научные результаты:

1. Оригинальная динамическая модель ячеек СБИС, учитывающая изменения во взаимном влиянии внутренних элементов топологии ячеек, происходящие вследствие осуществляемой при согласовании ячеек раздвижки топологии.

2. Впервые разработанная методика итерационного индивидуального согласования положения стыкуемых пар выводов и границ ячеек иерархических макроблоков СБИС, базирующаяся на динамической модели ячеек СБИС и обеспечивающая высокую плотность упаковки топологии благодаря индивидуальному согласованию положения стыкуемых друг с другом элементов топологии ячеек.

3. Метод технологически инвариантного проектирования топологии иерархических макроблоков КМОП СБИС, обеспечивающий возможность реализации:

– новых алгоритмов и соответствующих программных средств согласования ячеек макроблока СБИС, существенно уменьшающих время генерации файла описания топо-

логии и его объем путем уменьшения числа согласуемых ячеек и числа согласований ячеек,

– универсальных алгоритмов и соответствующих программных модулей для технологически инвариантного проектирования топологии как регулярных, так и не регулярных макроблоков СБИС, базирующихся на разработанных для них общих принципах генерации топологии макроблоков,

– оригинальной методики программной генерации иерархического описания топологии как регулярных, так и не регулярных макроблоков СБИС.

Степень достоверности и апробация результатов.

Апробация результатов проводилась в ходе исследований по теме диссертационной работы в рамках ряда НИР, успешное завершение которых с результатами, полученными по теме диссертационной работы, подтвердило их достоверность.

Основные теоретические и практические результаты работы были представлены и обсуждались на 7-ой международной конференции «Автоматизация проектирования дискретных систем» *CAD DD'10* (Беларусь, Минск, 2010, 16-17 ноября), международной научной конференции «Компьютерные науки и информационные технологии» памяти А. М. Богомолова (Россия, г. Саратов, 2012, 1-4 июля) и на 3-х конференциях профессорско-преподавательского состава СПбГЭТУ «ЛЭТИ».

Публикации результатов исследования. По теме диссертации подготовлен раздел монографии «Теория виртуального символьного проектирования КМОП кристаллов» (монография принята для опубликования Санкт-Петербургским издательством «Реноме»), опубликовано 5 статей в журналах, рекомендованных ВАК РФ, 1 статья и 2 доклада в других изданиях, 1 рукопись, депонированная в ВИНТИ.

Внедрение результатов работы. Материалы по теме диссертации использованы в работе по проектам:

1) «Теория виртуального символьного проектирования КМОП кристаллов» аналитической ведомственной целевой программы «Развитие научного потенциала высшей школы» № 2.1.2/2522 (2009-2010 годы) и № 2.1.2/10527 (2009-2011 годы);

2) «Информационная технология символьного проектирования фрагментов КМОП сверхбольших интегральных схем (СБИС)» № ИПИ/ВТ60 (ГК № 02.740.11.5127) федеральной целевой программы «Научные и научно-педагогические кадры инновационной России» на 2009-2013 годы по лоту «Проведение научных исследований коллективами под руководством приглашенных исследователей в области информационно-телекоммуникационных технологий и вычислительных систем»;

3) «Топологическое проектирование макроэлементов СБИС с иерархически организованной структурой» по совместному российско-белорусскому исследовательскому проекту № 10-07-90008-Бел_а.

Сейчас по данной тематике ведутся работы в рамках проекта ГПМИ/ВТ-64 «САПР иерархического инвариантного проектирования топологии блоков СБИС (САПР

ИИП) для специализированных вычислительных систем» по молодежному гранту РФФИ № 14-07-31098.

Результаты работы внедрены в образовательный процесс в СПбГЭТУ «ЛЭТИ» на кафедре вычислительной техники в рамках магистерской дисциплины «Проектирование заказных систем на кристалле» и используются в системе технологически инвариантного проектирования топологии *TopDesign*.

Структура и объем работы. Диссертационная работа состоит из введения, 4 глав, заключения и списка литературы из 48 наименований. Работа изложена на 165 страницах и содержит 76 рисунков и 4 таблицы.

ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

В первой главе на основе результатов анализа процесса согласования габаритов и положения выводов стыкуемых ячеек макроблоков предлагаются динамическая модель топологии ячейки макроблока и методика итерационного согласования габаритов и положения выводов стыкуемых ячеек.

Предлагаемые механизмы обеспечивают высокую плотность упаковки топологии макроблоков, достигаемую благодаря индивидуальному итерационному согласованию положения стыкуемых выводов и границ ячеек.

Согласование ячеек по габаритам и положению выводов (рисунок 1) осуществляется в несколько этапов. Сначала ячейки обрабатываются системой сжатия с учетом только технологических проектных норм (рисунок 1, а). Из полученных описаний топологий извлекается информация о габаритах и координатах выводов ячеек, на основании которой вычисляются значения габаритов и координат выводов, позволяющие состыковать топологии отдельных ячеек, объединяя их в макроблоки (рисунок 1, б).

После этого сжатие повторяется с учетом не только проектных норм, но и полученных на предыдущем этапе дополнительных ограничений на взаимное расположение элементов топологии ячеек. В результате этого процесса получается библиотека ячеек в заданных проектных нормах, которой можно пользоваться для проектирования крупных блоков СБИС, подставляя полученные описания топологии и значения габаритов и координат выводов в файлы, описывающие топологии сборки (макроблока) на каком-либо из языков описания топологии.

Ранее ячейки рассматривались как статические совокупности элементов, изменение взаимного расположения которых (раздвижка при согласовании) не оказывает влияния на взаимное расположение их соседей. И определение габаритов и координат всех выводов ячеек осуществлялось одновременно следующим образом (рисунок 1):

– значения абсцисс X_1 , X_2 и ординат Y_1 , Y_2 , Y_3 выводов ячеек:

$$\begin{aligned} X_1 &= \max(X_{11}, X_{31}), & X_2 &= \max(X_{12}, X_{32}), \\ Y_1 &= \max(Y_{11}, Y_{21}), & Y_2 &= \max(Y_{12}, Y_{22}), & Y_3 &= \max(Y_{13}, Y_{23}); \end{aligned}$$

– значения габаритов X_1^* , X_2^* и Y_1^* , Y_2^* ячеек:

$$X_1^* = X_1 + X_2, \quad X_2^* = X_{21},$$

$$Y_1^* = Y_1 + Y_2 + Y_3, \quad Y_2^* = Y_{31},$$

где $X_{11}, X_{31}, X_{12}, X_{32}, X_{21}, Y_{11}, Y_{21}, Y_{12}, Y_{22}, Y_{13}, Y_{23}, Y_{31}$ – расстояния, показанные на рисунке 1.

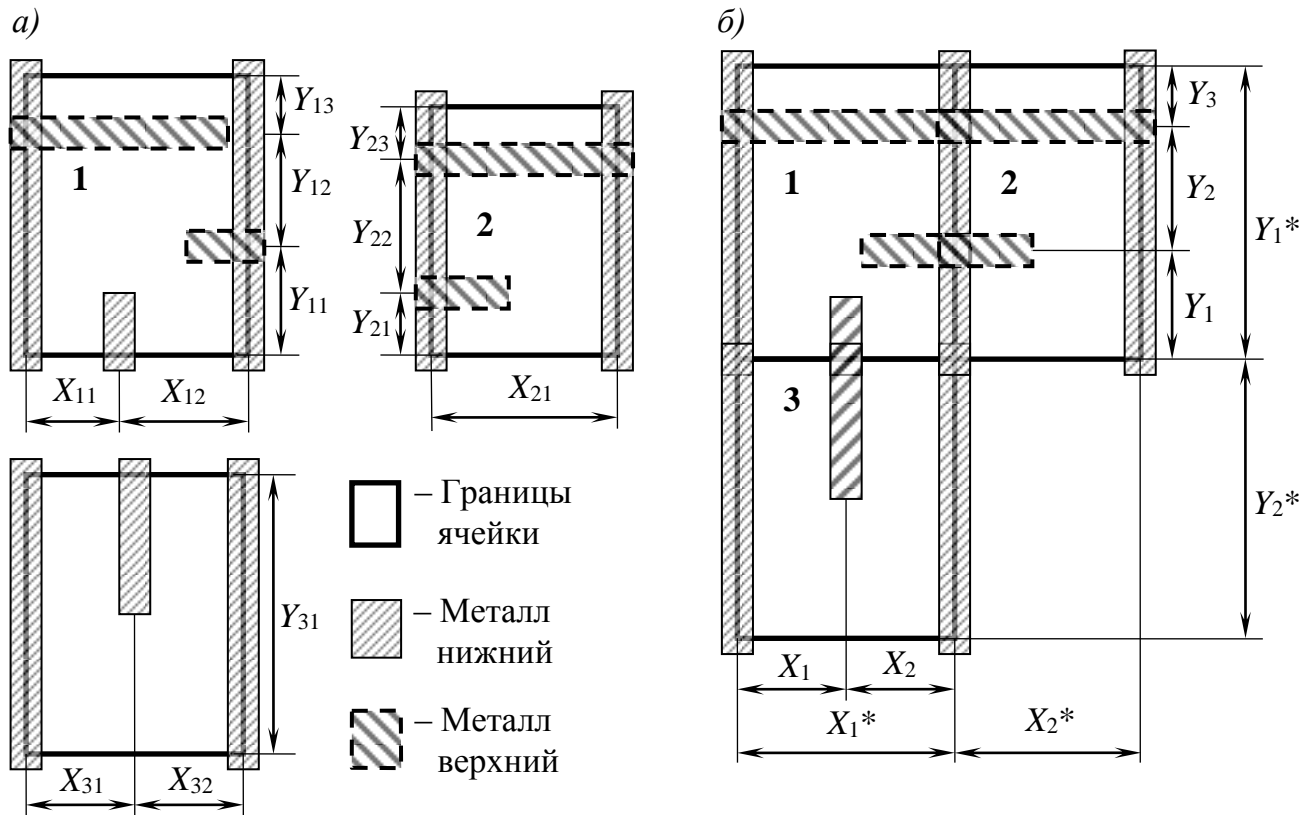


Рисунок 1 – Согласование габаритов и положения выводов стыкуемых ячеек: а) ячейки, сжатые с учетом только технологических проектных норм; б) топология, собранная из ячеек, согласованных по габаритам и положению выводов

Однако при раздвижке топологии возможно снижение степени влияния левых (или нижних) элементов топологии на их соседей. В результате только для первых слева и снизу выводов сохраняются прежние значения ($X_1 = \max(X_{11}, X_{31}), Y_1 = \max(Y_{11}, Y_{21})$), а все остальные расстояния между соседними выводами ячеек и их габариты могут уменьшиться.

Такой переход от ранее использовавшейся статической модели к динамической модели представления топологии ячейки в виде совокупности элементов, изменение взаимного расположения которых (раздвижка) снижает степень их влияния на взаимное расположение их соседей, может обеспечить более высокую плотность упаковки. Платой за это становится усложнение процесса согласования, который должен осуществляться индивидуально для каждой пары состыковываемых выводов и границ путем итерационного выполнения процедур сжатия без ограничений на положение вывода, определения ограничений и сжатия с ограничением.

Во второй главе на основе предложенной методики итерационного согласования выводов и габаритов ячеек разрабатывается модернизированная методика программной генерации иерархического описания топологии макроблока СБИС в технологически инвариантной концепции, которая подробно иллюстрируется на примере технологически инвариантного компилятора матричного делителя.

Программная генерация иерархического описания топологии макроблока СБИС осуществляется в соответствии с приведенной ниже последовательностью действий.

1. Разработка структурно-топологического плана макроблока СБИС и составление его текстового иерархического описания – спецификации макроблока.

2. Разработка библиотеки виртуальных описаний топологий ячеек макроблока в редакторе *TopDesign*.

3. Разработка библиотеки текстовых файлов спецификаций ячеек макроблока.

4. Формирование библиотеки реальных описаний топологий ячеек макроблока в заданных проектных нормах путем автоматического согласования ячеек по положению выводов и границ между собой в соответствии с заданным структурным планом макроблока с помощью разработанной программы *Matching of Cells*.

5. Генерация выходного файла иерархического описания топологии макроблока на языке *CIF* с помощью программы *Matching of Cells*.

Основные действия по генерации топологии макроблоков выполняются с помощью оригинальной программы *Matching of Cells*, которая согласует по границам и положению выводов топологии ячеек СБИС и осуществляет сборку макроблока. Результатом ее работы является файл, содержащий библиотеку топологических описаний согласованных ячеек и иерархическое описание реализуемого макроблока. Входными данными для нее являются набор файлов виртуального описания ячеек, набор файлов их спецификаций и файл иерархического описания макроблока.

Информацию о том, какие ячейки согласуются между собой, программа получает из файла иерархического описания макроблока, отражающего пространственную реализацию структуры макроблока СБИС. Информация о согласуемых выводах, извлекается программой из файлов спецификации ячеек, а значения координат виртуальных линий, на которых расположены согласуемые выводы и границы ячеек, извлекаются из файлов реализации сжатия ячеек, содержащих полученные в результате сжатия реальные координаты элементов топологии.

Позиционирование ячеек в строках и столбцах и позиционирование строк и столбцов в макроблоке осуществляется в соответствии со структурно-топологическим планом задаваемым файлом иерархического описания макроблока.

Согласование ячеек в устройстве с двумерной организацией структурно-топологического плана осуществляется в два этапа: по каждой из двух осей координат.

После получения в заданных проектных нормах библиотеки согласованных по габаритам и положению выводов ячеек выполняется сборка топологии макроблока. Ис-

ходной информацией для сборки служат текстовые описания структуры макроблока СБИС и его составляющих.

Описание компоновки топологии состоит из имени структурного элемента, типа его пространственной ориентации (горизонтальный (g) или вертикальный (v)) и упорядоченного справа налево или сверху вниз списка имен входящих в него элементов более низкого уровня с указанием их числа. В соответствии с описанным таким образом структурно-топологическим планом формируется иерархический файл, описывающий топологию макроблока на языке описания топологии *CIF*. В него записываются описания топологии ячеек, полученные в результате итерационного согласования ячеек по габаритам и положению выводов. К ним добавляются описания собираемых из них структурных элементов макроблока и самого макроблока.

Разработанная методика и реализованная программа *Matching of Cells* позволяют согласовывать любые матричные конструкции, существенно ускоряя и упрощая проектирование макроблоков. При этом при итерационном согласовании ячеек даже для макроблоков с высокой степенью регулярности можно получить выигрыш по площади на кристалле по сравнению с использовавшимися ранее средствами одновременного их согласования.

В третьей главе предлагаются механизмы, обеспечивающие ускорение итерационного согласования положения выводов и габаритов произвольного числа ячеек путем сокращения числа согласований ячеек и набора согласуемых ячеек и множеств ячеек.

Очевидно, что индивидуальное итерационное согласование выводов и габаритов ячеек требует гораздо большего времени, чем одновременное. Причем, как видно из рисунка 2, в связи с тем, что положение одних выводов зависит от положения других, в ряде случаев может возникнуть необходимость их «пересогласования».

Число пересогласований, увеличивается с ростом количества ячеек и количества выводов. Соответственно для устройств со сложными структурно-топологическими планами процесс согласования, осуществляющийся путем многократного сжатия ячеек, может сильно затянуться. Таким образом, задача ускорения согласования состоит в поиске последовательности обработки пар выводов, избавленной от конфликтов, при которой согласование очередной пары выводов не приводит к необходимости пересогласования положения выводов, обработанных ранее.

Такой алгоритм был разработан. Причем следует особо отметить тот факт, что построение бесконфликтной последовательности обработки ячеек осуществляется по виртуальным описаниям топологии ячеек без их предварительного сжатия, что существенно сокращает время обработки, доводя число согласований до одного на каждую согласуемую пару выводов (или границ).

По числу операций анализа соотношения значений виртуальных координат выводов алгоритм имеет линейную сложность, которая достигается благодаря тому, что в

нем избавиться от итераций при построении последовательности обхода множества ячеек удалось, используя принципы карманной сортировки.

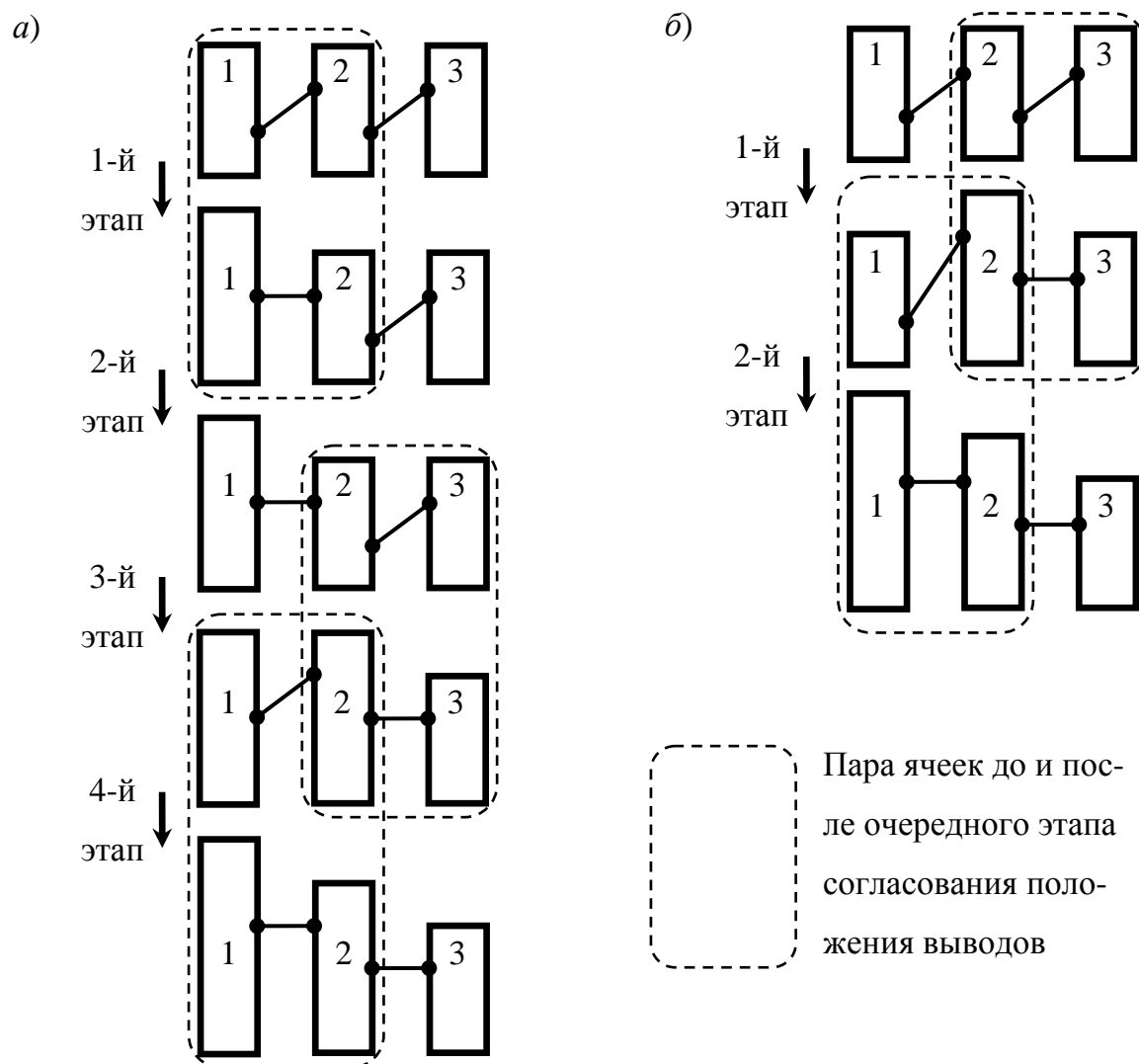


Рисунок 2 – Пример зависимости числа этапов согласования положения выводов ячеек от очередности согласования: а) вариант с пересогласованием выводов; б) вариант без пересогласования выводов

На основе алгоритма поиска очередности согласования ячеек были разработаны две версии программы генерации топологии иерархических макроблоков СБИС: консольная, а позже – графическая. Результаты тестирования данных программ на примере генерации топологии рассмотренного ранее макроблока матричного делителя различной разрядности (конфигурация компьютера: процессор *Intel Core 2 Duo*, 3000 MHz; оперативная память 2048 Мб; система *Windows 7*) свидетельствуют о том, что выполнение согласования положения выводов и границ ячеек макроблока может быть существенно (в примерах с матричным делителем примерно в 2 раза) ускорено, за счет уменьшения числа обращений к программе сжатия топологии.

Однако для регулярных макроблоков СБИС помимо этого существует еще одна гораздо большая возможность сокращения времени генерации файлов описания топологии. Упрощение и ускорение процесса обработки множеств напрямую связано с числом их элементов, и ускорение процессов обработки может осуществляться путем сокращения числа обрабатываемых множеств и числа объектов в обрабатываемых множествах, что может обеспечиваться исключением из рассмотрения дублирующих друг друга элементов или множеств. Применительно к макроблоку это предполагает сокращение числа идентичных строк и столбцов ячеек, а применительно к строкам и столбцам – сокращение числа идентичных ячеек, подвергающихся обработке.

Очевидно, что сокращение времени генерации топологии регулярного макроблока при учете совпадения его ячеек и строк будет зависеть от степени регулярности макроблока и его разрядности. Полученные при тестировании разработанных алгоритмов и программных модулей данные свидетельствуют о том, что в отличие от варианта без учета совпадения ячеек или строк при учете их совпадения время генерации для высоко регулярных макроблоков (таких как матричный делитель) может лишь незначительно изменяться при изменении их разрядности и может быть на несколько десятичных порядков меньше времени генерации топологии без учета совпадений.

При этом и размер файлов описания топологии будет сокращаться квадратично в зависимости от разрядности операндов. Причем, здесь необходимо отметить, что каждая из огромного множества ячеек должна подвергнуться схематопологической и технологической верификации (проверке соответствия топологии электрической схеме и проектным нормам), из топологии ячеек должны быть экстрагированы паразитные параметры, и с учетом их значений должно быть осуществлено электрическое моделирование их работы с целью определения времен их задержек. Причем, если результаты оценки паразитных параметров ячеек и их временные характеристики можно объявить одинаковыми, то верификацию все же нужно проводить для всех ячеек.

Таким образом, сокращение набора согласуемых ячеек существенно сокращает и размер файла описания топологии макроблока и число (а, следовательно, и время) выполняемых над ним операций.

Четвертая глава посвящена исследованию структурно-топологических аспектов согласования ячеек нерегулярных макроблоков СБИС и интеграция иерархического проектирования топологии макроблоков СБИС в графическую среду редактора.

Результатом исследования структурно-топологических аспектов согласования ячеек нерегулярных макроблоков СБИС стало распространение на них принципов согласования ячеек и сборки регулярных макроблоков СБИС.

Результатом интеграции иерархического проектирования топологии макроблоков СБИС в графическую среду редактора стали:

- оригинальное программное средство *Matching of Cells*, реализующее иерархическое технологически инвариантное проектирование топологии для макроблоков СБИС с регулярной и с не регулярной структурно-топологической организацией,
- методика иерархического проектирования топологии с помощью графического редактора иерархического проектирования макроблоков *Matching of Cells*.

Графический редактор представляет собой одну из составляющих подсистемы автоматизированного иерархического технологически инвариантного проектирования топологии макроблоков КМОП СБИС *Matching of Cells*.

Входными данными для подсистемы являются файлы виртуального описания ячеек, спецификации ячеек и спецификация макроблока. Файлы виртуального описания ячеек создаются в системе символьного проектирования *TopDesign*. Файлы спецификации ячеек, содержащие описание границ и выводов ячеек либо генерируются с помощью программы парсера из файлов виртуального описания ячеек, либо заполняются вручную с помощью текстового редактора, в соответствии с заданным синтаксисом конструкций. Файлы спецификации макроблока либо заполняются вручную с помощью текстового редактора, либо проектируются в графическом редакторе подсистемы.

Подсистема автоматизированного иерархического технологически инвариантного проектирования топологии макроблоков КМОП СБИС *Matching of Cells* состоит из трех модулей: структурно-топологического проектирования макроблоков СБИС, согласования топологии ячеек макроблока СБИС, сборки топологии макроблоков СБИС.

Модуль структурно-топологического проектирования макроблоков СБИС включает графический редактор структурно-топологического описания макроблоков СБИС с возможностью проверки описания макроблоков на корректность.

Данные в подсистему проектирования загружаются из файлов исходных данных или из файла проекта макроблока. После загрузки данные поступают в модуль согласования топологии ячеек макроблока СБИС, который в процессе работы обращается к системе сжатия топологии *TopDesign*.

Модуль согласования выполняет сжатие ячеек в заданных проектных нормах с учетом вычисляемых им дополнительных ограничений на расположение выводов и границ ячеек. После завершения согласования, осуществляется расчет габаритов ячеек, необходимых для выполнения операции сборки топологии макроблока.

При сборке топологии макроблока, осуществляемой модулем сборки топологии макроблоков СБИС, используются данные о структуре макроблока из модуля структурно-топологического проектирования макроблоков СБИС.

Выходные данные, генерируемые подсистемой автоматизированного иерархического технологически инвариантного проектирования топологии макроблоков КМОП СБИС *Matching of Cells*, представляют собой структурированный иерархически файл описания топологии макроблока СБИС в заданной технологии на стандартном языке описания топологии *CIF*, включающий в себя: библиотеку ячеек макроблока, библио-

теку модулей макроблока (описание сборки строк и столбцов из ячеек), описание сборки макроблока из строк и столбцов ячеек.

Подсистема отображает большой спектр информации, как о введенной исходной структуре, так и о ходе выполнения различных операций, для контролирования процесса генерации топологии макроблока пользователем. Подсистема работает под *Windows XP* и в режиме совместимости (*Windows XP SP2*) под *Windows 7*.

В заключении сформулированы основные результаты диссертационной работы.

ОСНОВНЫЕ РЕЗУЛЬТАТЫ РАБОТЫ

1. На основании результатов анализа процесса согласования габаритов и положения выводов ячеек предложена динамическая модель топологии ячеек СБИС, согласно которой ячейки рассматриваются как динамические множества элементов, взаимодействующих друг с другом и соответственно влияющих на положение соседей в некоторой окружающей их области.

2. Предложена базирующаяся на динамической модели ячеек СБИС методика индивидуального итерационного согласования положения стыкуемых выводов и границ топологии ячеек макроблоков СБИС, обеспечивающая высокую плотность упаковки топологии макроблоков. Такой подход позволяет после согласования каждой из пар выводов учитывать изменения во взаимном влиянии внутренних элементов топологии ячеек, происходящие вследствие осуществляемой при согласовании раздвижки топологии.

3. На основе предложенной методики индивидуального итерационного согласования положения стыкуемых выводов и границ топологии ячеек макроблоков СБИС разработана методика программной генерации иерархического описания топологии регулярных макроблоков в технологически инвариантной концепции.

4. Разработаны алгоритм и соответствующие программные средства, реализующие в технологически инвариантной концепции предложенную методику программной генерации иерархического описания топологии макроблоков СБИС с регулярной структурно-топологической организацией.

Тестирование на примере матричного делителя разработанных средств программной генерации иерархического описания топологии макроблоков СБИС с регулярной структурно-топологической организацией, подтвердило правильность методики и алгоритма, на основе которых они были разработаны, продемонстрировав сокращение площади по сравнению с использовавшимися ранее средствами единовременного согласования даже для макроблока СБИС с практически однородной структурой, такого как матричный делитель.

5. На основании результатов анализа процесса согласования ячеек макроблоков разработаны алгоритмы и соответствующие программные модули, существенно уменьшающие число согласований ячеек и набор согласуемых ячеек макроблоков СБИС с регулярной структурно-топологической организацией.

6. Тестирование разработанных программных средств ускорения процесса согласования, проведенное при разработке специализированного кремниевого компилятора матричного делителя, продемонстрировало существенное сокращение:

- времени генерации выходного файла описания топологии,
- числа ячеек в специализированной библиотеке макроблока,
- объема файла описания топологии макроблока.

7. Принципы согласования ячеек и построения макроблоков СБИС с регулярной структурно-топологической организацией распространены на макроблоки с нерегулярной структурно-топологической организацией, являющиеся более общим случаем организации макроблоков СБИС.

8. Разработаны алгоритмы и соответствующие программные модули иерархического технологически инвариантного проектирования топологии для макроблоков СБИС с регулярной и с нерегулярной структурно-топологической организацией.

Тестирование программных средств, проведенное при разработке специализированных кремниевых компиляторов для матричного делителя, матричного извлекателя корня и тестовых нерегулярных структур, подтвердило практическую реализацию интеграции иерархического проектирования топологии макроблоков СБИС в графическую среду редактора.

9. Разработана методика программной генерации иерархического описания топологии макроблоков СБИС с регулярной и с нерегулярной структурно-топологической организацией в технологически инвариантной концепции.

Таким образом, в целом можно говорить о разработке метода плотноупакованного технологически инвариантного проектирования топологии иерархических макроблоков СБИС, обеспечивающего возможность ее оперативной адаптации к конструкторско-технологическим требованиям предприятия изготовителя, и базирующейся на его основе подсистемы автоматизированного иерархического технологически инвариантного проектирования топологии макроблоков КМОП СБИС *Matching of Cells*.

В качестве дальнейших направлений исследований по тематике данной работы рассматривается адаптация предложенной методики иерархического технологически инвариантного проектирования топологии макроблоков СБИС (базирующейся на индивидуальном согласовании положения стыкуемых выводов и границ ячеек) к разрабатываемым сейчас более изощренным методам технологически инвариантного проектирования на основе алгоритмов сжатия с изменением формы элементов. Исследования предполагается осуществить в рамках работ по проекту ГПМИ/ВТ-64 «САПР иерархического инвариантного проектирования топологии блоков СБИС (САПР ИИП) для специализированных вычислительных систем» по гранту РФФИ № 14-07-31098.

СПИСОК РАБОТ, ОПУБЛИКОВАННЫХ АВТОРОМ ПО ТЕМЕ ДИССЕРТАЦИИ

Публикации в изданиях, рекомендованных ВАК

1. Васильев, А. Ю. Итерационное сжатие с ограничениями при иерархическом технологически инвариантном проектировании топологии макрофрагментов СБИС / А. Ю. Васильев, С. Э. Миронов // Известия СПбГЭТУ «ЛЭТИ».. – 2010. – Вып. 3. – С. 10-15.

2. Васильев, А. Ю. Иерархический технологически инвариантный компилятор схемы деления / А. Ю. Васильев, С. Э. Миронов, Л. Г. Морозова, А. К. Фролкин // Известия СПбГЭТУ «ЛЭТИ». – 2011. – Вып. 4. – С. 31-35.

3. Васильев, А. Ю. Автоматизация иерархического технологически инвариантного проектирования топологии регулярных макроблоков СБИС / А. Ю. Васильев, С. Э. Миронов // Известия СПбГЭТУ «ЛЭТИ». – 2011. – Вып. 6. – С. 50-55.

4. Васильев, А. Ю. Оптимизация согласования топологии ячеек макроблока по габаритам и положению выводов / А. Ю. Васильев, С. Э. Миронов // Известия СПбГЭТУ «ЛЭТИ». – 2012. – Вып. 6. – С. 42-46.

5. Миронов, С. Э. Технологически инвариантная САПР топологии иерархических макроблоков КМОП СБИС / С. Э. Миронов, А. Ю. Васильев // Известия СПбГЭТУ «ЛЭТИ». – 2013. – Вып. 1. – С. 30-34.

Публикации в прочих изданиях

6. Васильев, А. Ю. Оптимизация управления сжатием топологии при иерархическом технологически инвариантном проектировании макроблоков КМОП СБИС / А. Ю. Васильев, С. Э. Миронов; Санкт-Петербургск. гос. электротехн. ун-т. – СПб., 2010, – 19 с.: ил. – Библиогр. 9 назв. – Рус. – Деп. в ВИНТИ № 361-В2010 от 11.06.2010.

7. Васильев, А. Ю. Оптимизация иерархического технологически инвариантного проектирования макроблоков КМОП СБИС путем итерационного управления сжатием топологии / А. Ю. Васильев, С. Э. Миронов // Автоматизация проектирования дискретных систем. CAD DD'2010: Материалы 7-ой междунар. конф., Минск, 16-17 нояб. 2010. – Минск, 2010. – С. 334-341.

8. Васильев, А. Ю. Иерархический технологически инвариантный компилятор матричного делителя / А. Ю. Васильев, С. Э. Миронов, Л. Г. Морозова, А. К. Фролкин // Сборник работ студентов и аспирантов СПбГЭТУ «ЛЭТИ». – 2011. – С. 93-96.

9. Васильев, А. Ю. Автоматизация технологически инвариантного иерархического проектирования топологии регулярных макроблоков СБИС / А. Ю. Васильев, С. Э. Миронов // Компьютерные науки и информационные технологии: Материалы междунар. науч. конф., г. Саратов, 1-4 июля 2012. – Саратов: Наука, 2012. – С. 204-208.